

特許庁
54

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 月 2 7 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 0 1 7 8 0 6
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 0 1 7 8 0 6]

出 願 人 キヤノン株式会社
Applicant(s):

特許庁長官
Commissioner,
Japan Patent Office

2 0 0 3 年 9 月 1 6 日

今 井 康 夫

出証番号 出証特 2 0 0 3 - 3 0 7 5 6 8 4

【書類名】 特許願

【整理番号】 226371

【提出日】 平成15年 1月27日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 5/32

【発明の名称】 放射線撮像装置、その駆動方法及びその製造方法

【請求項の数】 17

【発明者】

 【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会社
社内

 【氏名】 渡辺 実

【特許出願人】

 【識別番号】 000001007

 【氏名又は名称】 キヤノン株式会社

【代理人】

 【識別番号】 100090273

 【弁理士】

 【氏名又は名称】 國分 孝悦

 【電話番号】 03-3590-8901

【手数料の表示】

 【予納台帳番号】 035493

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9705348

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 放射線撮像装置、その駆動方法及びその製造方法

【特許請求の範囲】

【請求項 1】 基板と、

前記基板上に配設され、放射線を電気信号に変換する複数の第 1 の半導体変換素子と、前記第 1 の半導体変換素子に接続された複数のスイッチ素子とを備えた変換部と、

前記変換部内に入射した放射線照射を検出するために前記基板上に配設され、放射線を電気信号に変換する第 2 の半導体変換素子と、

前記第 1 の半導体変換素子に設けられた第 1 の電極及び前記第 2 の半導体変換素子に設けられた第 2 の電極に接続されたバイアスラインと、

を有することを特徴とする放射線撮像装置。

【請求項 2】 前記スイッチ素子は薄膜トランジスタであることを特徴とする請求項 1 に記載の放射線撮像装置。

【請求項 3】 前記第 2 の半導体変換素子は放射線の総照射量を検出することを特徴とする請求項 1 又は 2 に記載の放射線撮像装置。

【請求項 4】 前記第 1 の半導体変換素子及び前記薄膜トランジスタは、前記基板上にマトリクス状に配設され、

前記第 1 の電極は、互いに並行に配設された複数本のバイアスラインのいずれか 1 本に接続されており、

前記第 2 の電極は、当該第 2 の半導体変換素子が隣接する第 1 の半導体変換素子の第 1 の電極が接続されたバイアスラインに接続されていることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の放射線撮像装置。

【請求項 5】 前記第 1 の半導体変換素子及び前記第 2 の半導体変換素子を含む第 1 の画素と、前記第 1 の半導体変換素子を含み、前記第 2 の半導体変換素子を含まない第 2 の画素と、が存在し、

前記第 1 の画素と前記第 2 の画素とでは、面積が実質的に等しく、

前記第 1 の画素内の前記第 1 の半導体変換素子の受光面積は、前記第 2 の画素内の前記第 1 の半導体変換素子の受光面積よりも小さいことを特徴とする請求項

1 乃至 4 のいずれか 1 項に記載の放射線撮像装置。

【請求項 6】 前記第 2 の半導体変換素子は、前記変換部内に複数設けられており、

前記バイアスラインが延びる方向に並ぶ前記第 1 及び第 2 の画素の配列を列、それに直交する方向に並ぶ前記第 1 及び第 2 の画素の配列を行と定義したとき、前記複数の第 2 の半導体変換素子の少なくとも一部は、同一の行又は列を構成する複数の第 2 の画素内に設けられていることを特徴とする請求項 5 に記載の放射線撮像装置。

【請求項 7】 前記第 2 の半導体変換素子の構造は、前記第 2 の電極を一方のソース・ドレイン電極とする電界効果トランジスタの構造となっていることを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の放射線撮像装置。

【請求項 8】 前記第 2 の半導体変換素子の他方のソース・ドレイン電極及び制御電極からなる群から選択された少なくとも一方の電極は、複数の第 2 の画素間で互いに接続されていることを特徴とする請求項 7 に記載の放射線撮像装置。

【請求項 9】 前記第 2 の半導体変換素子の構造は、前記第 2 の電極を備えた M I S 型の構造となっていることを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の放射線撮像装置。

【請求項 1 0】 前記第 2 の半導体変換素子は、前記第 2 の電極との間で絶縁膜及び半導体膜を挟む電極を有し、この電極は、複数の第 2 の画素間で互いに接続されていることを特徴とする請求項 9 に記載の放射線撮像装置。

【請求項 1 1】 前記第 2 の電極は、前記バイアスラインに接する透明電極膜を有することを特徴とする請求項 1 乃至 1 0 のいずれか 1 項に記載の放射線撮像装置。

【請求項 1 2】 前記第 2 の半導体変換素子は、前記第 2 の電極として前記バイアスラインに接するオーミックコンタクト層を有することを特徴とする請求項 1 乃至 1 0 のいずれか 1 項に記載の放射線撮像装置。

【請求項 1 3】 前記第 1 の半導体変換素子の構造は、前記第 1 の電極を備えた M I S 型の構造となっていることを特徴とする請求項 1 乃至 1 2 のいずれか

1 項に記載の放射線撮像装置。

【請求項 1 4】 前記第 1 の電極は、前記バイアスラインに接する透明電極膜を有することを特徴とする請求項 1 乃至 1 3 のいずれか 1 項に記載の放射線撮像装置。

【請求項 1 5】 前記第 1 の半導体変換素子は、前記第 1 の電極として前記バイアスラインに接するオーミックコンタクト層を有することを特徴とする請求項 1 乃至 1 3 のいずれか 1 項に記載の放射線撮像装置。

【請求項 1 6】 放射線源と、

基板と、

前記基板上に配設され、放射線を電気信号に変換する複数の第 1 の半導体変換素子と、前記第 1 の半導体変換素子に接続された複数の薄膜トランジスタとを備えた変換部と、

前記変換部内に入射した放射線の総照射量を検出するために前記基板上に配設され、放射線を電気信号に変換する第 2 の半導体変換素子と、

前記第 1 の半導体変換素子に設けられた第 1 の電極及び前記第 2 の半導体変換素子に設けられた第 2 の電極に接続されたバイアスラインと、

を有する放射線撮像装置を駆動する方法であって、

前記第 2 の半導体変換素子を用いて前記変換部内に入射した放射線の総照射量を検出するために、前記第 2 の電極にバイアスを印加する工程と、

前記放射線源から放射線を前記変換部に向けて照射する工程と、

前記総照射量がある値に到達した時に、前記放射線源からの放射線の照射を停止させる工程と、

前記第 1 の半導体変換素子に蓄積された電荷を読み出すために、前記薄膜トランジスタの制御電極に動作電圧を印加する工程と、

前記第 1 の半導体変換素子及び前記第 2 の半導体変換素子内の残存電荷を除去するために、前記第 1 の半導体変換素子及び前記第 2 の半導体変換素子の半導体層に順方向バイアスを印加するか、又は前記半導体層の空乏化バイアスによる電界を小さくする工程と、

を有することを特徴とする放射線撮像装置の駆動方法。

【請求項 1 7】 基板と、

前記基板上に配設され、放射線を電気信号に変換する複数の第 1 の半導体変換素子と、前記第 1 の半導体変換素子に接続された複数の薄膜トランジスタとを備えた変換部と、

前記変換部内に入射した放射線の総照射量を検出するために前記基板上に配設され、放射線を電気信号に変換する第 2 の半導体変換素子と、

前記第 1 の半導体変換素子に設けられた第 1 の電極及び前記第 2 の半導体変換素子に設けられた第 2 の電極に接続されたバイアスラインと、

を有する放射線撮像装置の製造方法であって、

前記基板上に、同一の層から前記第 1 の半導体変換素子のセンサ電極、前記薄膜トランジスタの制御電極及び前記第 2 の半導体変換素子の電極を形成する工程と、

前記基板の上方に、前記バイアスライン、並びに前記薄膜トランジスタのソース電極及びドレイン電極用の導電膜を形成する工程と、

前記導電膜をパターニングすることにより、前記バイアスラインを形成する工程と、

前記導電膜を更にパターニングすることにより、前記薄膜トランジスタのソース電極及びドレイン電極を形成する工程と、

同一の層から前記第 1 の半導体変換素子に設けられた第 1 の電極及び前記第 2 の半導体変換素子に設けられた第 2 の電極を形成する工程と、

を有することを特徴とする放射線撮像装置の製造方法。

【発明の詳細な説明】**【 0 0 0 1 】****【発明の属する技術分野】**

本発明は、薄膜トランジスタ（T F T）及び光電変換素子を有する放射線撮像装置、その駆動方法及びその製造方法に関するものである。

【 0 0 0 2 】**【従来の技術】**

近年、絶縁基板上に T F T を作りこむ T F T マトリックスパネルの大判化や駆

動速度の高速化が急速に進められている。T F Tを用いた液晶パネルの製造技術は、可視光を電気信号に変換する光電変換素子を有するエリアセンサ（例えば、X線撮像装置）へと利用されており、表面にX線（放射線）から可視光線への変換層を配置することで放射線撮像装置としても活用されている。このようなパネルが放射線撮像装置として使用される場合、放射線撮像装置の中に、以下の3つの機能を備えた放射線モニタ基板を別に配置する必要がある。

- （１）照射された放射線をモニタする。
- （２）モニタした放射線量が設定値となったときに、放射線発生器に放射線照射を停止させる信号を送る。
- （３）放射線の照射が終了したことをモニタし、放射線撮像装置を駆動させる信号を送り、画像を取り込む。

【 0 0 0 3 】

【発明が解決しようとする課題】

このため、従来の放射線撮像装置は、大型で厚く重量も重いものとなっている。しかしながら、放射線撮像装置には、携帯して使用することができるような小型で薄型の装置の要求が高い。例えば、病院内に設置されたX線撮影用の放射線撮像装置を持ってベッドとベッドとの間を移動したり、人が手で持ったまま撮影したりするようになるときに、放射線撮像装置が小型であることが要求される。また、病院では女性の看護師が撮影装置の準備をする場合があり、このような場合にも、更なる軽量化が求められている。

【 0 0 0 4 】

本発明は、かかる問題点に鑑みてなされたものであって、小型かつ軽量で、容易に持ち運びすることができる放射線撮像装置、その駆動方法及びその製造方法を提供することを目的とする。

【 0 0 0 5 】

【課題を解決するための手段】

第１の発明に係る放射線撮像装置は、基板と、前記基板上に配設され、放射線を電気信号に変換する複数の第１の半導体変換素子と、前記第１の半導体変換素子に接続された複数のスイッチ素子とを備えた変換部と、前記変換部内に入射し

た放射線照射を検出するために前記基板上に配設され、放射線を電気信号に変換する第 2 の半導体変換素子と、前記第 1 の半導体変換素子に設けられた第 1 の電極及び前記第 2 の半導体変換素子に設けられた第 2 の電極に接続されたバイアスラインと、を有することを特徴とする。

【0 0 0 6】

第 2 の発明に係る放射線撮像装置の駆動方法は、放射線源と、基板と、前記基板上に配設され、放射線を電気信号に変換する複数の第 1 の半導体変換素子と、前記第 1 の半導体変換素子に接続された複数の薄膜トランジスタとを備えた変換部と、前記変換部内に入射した放射線の総照射量を検出するために前記基板上に配設され、放射線を電気信号に変換する第 2 の半導体変換素子と、前記第 1 の半導体変換素子に設けられた第 1 の電極及び前記第 2 の半導体変換素子に設けられた第 2 の電極に接続されたバイアスラインと、を有する放射線撮像装置を駆動する方法であって、前記第 2 の半導体変換素子を用いて前記変換部内に入射した放射線の総照射量を検出するために、前記第 2 の電極にバイアスを印加する工程と、前記放射線源から放射線を前記変換部に向けて照射する工程と、前記総照射量がある値に到達した時に、前記放射線源からの放射線の照射を停止させる工程と、前記第 1 の半導体変換素子に蓄積された電荷を読み出すために、前記薄膜トランジスタの制御電極に動作電圧を印加する工程と、前記第 1 の半導体変換素子及び前記第 2 の半導体変換素子内の残存電荷を除去するために、前記第 1 の半導体変換素子及び前記第 2 の半導体変換素子の半導体層に順方向バイアスを印加するか、又は前記半導体層の空乏化バイアスによる電界を小さくする工程と、を有することを特徴とする。

【0 0 0 7】

第 3 の発明に係る放射線撮像装置の製造方法は、基板と、前記基板上に配設され、放射線を電気信号に変換する複数の第 1 の半導体変換素子と、前記第 1 の半導体変換素子に接続された複数の薄膜トランジスタとを備えた変換部と、前記変換部内に入射した放射線の総照射量を検出するために前記基板上に配設され、放射線を電気信号に変換する第 2 の半導体変換素子と、前記第 1 の半導体変換素子に設けられた第 1 の電極及び前記第 2 の半導体変換素子に設けられた第 2 の電極

に接続されたバイアスラインと、を有する放射線撮像装置の製造方法であって、前記基板上に、同一の層から前記第 1 の半導体変換素子のセンサ電極、前記薄膜トランジスタの制御電極及び前記第 2 の半導体変換素子の電極を形成する工程と、前記基板の上方に、前記バイアスライン、並びに前記薄膜トランジスタのソース電極及びドレイン電極用の導電膜を形成する工程と、前記導電膜をパターンニングすることにより、前記バイアスラインを形成する工程と、前記導電膜を更にパターンニングすることにより、前記薄膜トランジスタのソース電極及びドレイン電極を形成する工程と、同一の層から前記第 1 の半導体変換素子に設けられた第 1 の電極及び前記第 2 の半導体変換素子に設けられた第 2 の電極を形成する工程と、を有することを特徴とする。

【0 0 0 8】

これらの本発明においては、第 2 の半導体変換素子を介して検出された放射線量に基づいて A E C 制御を行うことが可能である。このとき、第 2 の半導体変換素子が、第 1 の半導体変換素子と同一の基板上に形成されているので、第 2 の半導体変換素子による放射線の減衰は生じない。また、第 1 の電極及び第 2 の電極のいずれもがバイアスラインに接続されているので、後述のように、第 2 の半導体変換素子の電極用の配線の数に低減することが可能となり、第 1 の半導体変換素子の受光面積を大きく確保することが可能である。

【0 0 0 9】

【発明の実施の形態】

以下、本発明の実施形態に係る放射線撮像装置、その駆動方法及びその製造方法について、添付の図面を参照して具体的に説明する。

【0 0 1 0】

(参考例)

先ず、参考例について説明する。この参考例は、本願発明者が本願発明に想到する過程で創作したものである。図 1 は、参考例に係る放射線撮像装置の回路構成を示す等価回路図である。図 2 は、参考例に係る放射線撮像装置の全体的な構成を示すレイアウト図である。図 1 には、画素エリアに 4 行 4 列（16 個）の画素が設けられている例を示すが、その数はこれに限定されるものではない。

【0011】

本参考例においては、画素毎に、撮像用光電変換素子（第1の半導体変換素子）とスイッチング用薄膜トランジスタ（TFT）との組み合わせ、又は撮像用光電変換素子とスイッチング用TFTとAEC制御用のモニタ用光電変換素子（第2の半導体変換素子）との組み合わせが設けられている。具体的には、図1中の上から第a行、第b列の画素には、1個の撮像用光電変換素子Mbaと1個のスイッチング用薄膜トランジスタTbaとが設けられている（a、b=1、2、3、4）。更に、第3列で第3行及び第4行の画素には、夫々、1個のモニタ用光電変換素子MA33、MA34が設けられている。また、第3列で第1行及び第2行の画素には、夫々、モニタ用光電変換素子用の引き回し配線が設けられている。

【0012】

また、第b列に配置された4個の撮像用光電変換素子は共通のバイアス線Vsbに接続されており、共通電極ドライバ回路部56から一定バイアスが印加されている。第a行に配置された4個のスイッチング用TFTのゲート電極（制御電極）は、共通のゲート線Vgaに接続されており、ゲートドライバ回路部52によりゲートのON/OFFが制御される。更に、第b列に配置された4個のスイッチング用TFTのソース電極又はドレイン電極は、共通の信号線Sigbに接続されている。信号線Sig1～Sig4は、撮像用信号処理回路部51に接続されている。なお、本明細書では、バイアス線が延びる方向に並ぶ画素の配列を列、それに直交する方向（ゲート線が延びる方向）に並ぶ画素の配列を行という。

【0013】

モニタ用光電変換素子MA33及びMA34はTFT型のセンサであり、その各ドレイン電極は電源53に接続され、各ソース電極はモニタ用信号処理回路部54に接続され、各ゲート電極（制御電極）はゲートドライバ回路部55に接続されている。TFT型のセンサでは、可視光線の入射により半導体層内に発生したエレクトロン及びホールをソース・ドレイン間の電界により読み取る。つまり、電源53からドレイン電極に電圧を印加することによって、ソース・ドレイン

間に電位を与えると、電極間の受光部に光が照射されて発生したエレクトロン及びホールがソース・ドレイン間の電位差により各電極に輸送される。この電荷をモニタ用信号処理回路部 5 4 でリアルタイムに読み取ることで、光照射量を測定することができる。

【0 0 1 4】

図 1 に示すような構成の回路を、多数の画素を備えた放射線撮像装置に適用すると、例えば、図 2 に示すように、変換部（画素エリア）T 内に、撮像用光電変換素子及びスイッチング用 T F T が設けられた複数の画素が集合した領域 R 1、撮像用光電変換素子、スイッチング用 T F T 及びモニタ用光電変換素子が設けられた複数の画素が集合した領域 R 2、並びに撮像用光電変換素子、スイッチング用 T F T 及びモニタ用光電変換素子用の引き回し配線が設けられた複数の画素が集合した領域 R 3 が存在することとなる。

【0 0 1 5】

次に、参考例における 3 種類の画素の平面構成及び断面構成について説明する。図 3 は、参考例に係る放射線撮像装置においてモニタ用光電変換素子及びその引き回し配線のいずれもが設けられていない画素の平面構成を示すレイアウト図である。図 4 は、参考例に係る放射線撮像装置においてモニタ用光電変換素子が設けられた画素の平面構成を示すレイアウト図である。図 5 は、参考例に係る放射線撮像装置においてモニタ用光電変換素子用の引き回し配線が設けられた画素の平面構成を示すレイアウト図である。また、図 6 は、図 3 中の I - I 線に沿った断面図である。なお、図 3 乃至図 5 では、半導体層をその下方に存在する制御電極等よりも内側に示しているが、これは、便宜上のものであり、この参考例では、図 6 に示すように、半導体層はその下方に存在する制御電極等よりも広がって形成されている。このことは、他のレイアウト図においても同様である。

【0 0 1 6】

モニタ用光電変換素子及びその引き回し配線のいずれもが設けられていない画素には、図 3 及び図 6 に示すように、絶縁基板 1 0 上に、撮像用光電変換素子 1 のセンサ電極 1 1 及びスイッチング用 T F T 3 の制御電極（ゲート電極）1 2 並びにこれらを覆う第 1 の絶縁膜 1 3 が形成されている。

【0017】

第1の絶縁膜13上には、センサ電極11と整合するようにして半導体層（光電変換層）14a及びオーミックコンタクト層（第1の電極）15aが順次積層されている。更に、オーミックコンタクト層15a上に、共通電極バイアスライン16が形成されている。この共通電極バイアスライン16は、図1中のバイアス線Vs1～Vs4に相当する。

【0018】

第1の絶縁膜13上には、更に、制御電極12と整合するようにして半導体層14bが形成され、この半導体層14b上の2箇所、オーミックコンタクト層15bが形成されている。一方のオーミックコンタクト層15bは、センサ電極11の上方まで広がっている。そして、このセンサ電極11の上方まで広がったオーミックコンタクト層15b上にドレイン電極17dが形成され、他方のオーミックコンタクト層15b上にソース電極17sが形成されている。前記一方のオーミックコンタクト層15b、半導体層14b及び第1の絶縁膜13には、スルーホール27が形成されており、ドレイン電極17dはセンサ電極11と電気的に接続されている。

【0019】

そして、これらを覆う第2の絶縁膜18が形成されている。また、図示しないが、第2の絶縁膜18上には、X線を可視光線に変換する蛍光体層が形成されている。

【0020】

図3に示すように、ソース電極17sは信号線19に接続されており、制御電極12はゲート配線20に接続されている。信号線19は、図1中のSig1～Sig4に相当し、ゲート配線20は、図1中のゲート線Vg1～Vg4に相当する。

【0021】

このように構成された画素は、少なくとも領域R1に存在し、領域R2及びR3に存在していてもよい。

【0022】

次に、モニタ用光電変換素子が設けられた画素の構成について説明する。この画素では、図4に示すように、絶縁基板10上に、撮像用光電変換素子1のセンサ電極11及びスイッチング用TF T 3の制御電極（ゲート電極）12の他に、モニタ用光電変換素子2の制御電極21が形成されており、第1の絶縁膜13によりこれらの電極が覆われている。モニタ用光電変換素子2は、画素内で、ゲート配線20が延びる方向において、撮像用光電変換素子1と隣り合うようにして配置されている。この画素と図3及び図6に示す画素とを比較すると、画素の外形及び面積は同一であり、図4に示す画素では、制御電極21が形成されているために、センサ電極11等が小さくなっている。撮像用光電変換素子1及びスイッチング用TF T 3の構成は、撮像用光電変換素子1が小さくなっていることを除いて、図3及び図6に示す画素と同様である。

【0023】

モニタ用光電変換素子2では、第1の絶縁膜13上に、制御電極21と整合するようにして半導体層（光電変換層）14cが形成され、この半導体層14c上の2箇所、オーミックコンタクト層（第2の電極）15cが形成されている。そして、2個のオーミックコンタクト層15c上に、夫々ドレイン電極22d、ソース電極22sが形成されている。ドレイン電極22d、ソース電極22sは、第2の絶縁膜18に覆われている。

【0024】

なお、図4に示すように、制御電極21は、半導体層14cよりも長く延びて形成されており、第1の絶縁膜13の制御電極21の両端部に整合する位置には、スルーホール28が形成されている。そして、このスルーホール28を介してゲート配線20を跨ぎ、ゲート配線20を挟んで隣り合う画素の制御電極21同士を電氣的に接続する上部配線23が形成されている。

【0025】

このように構成された画素は、領域R2に存在する。

【0026】

また、図5には示さないが、第2の絶縁膜18の上方には、X線を可視光線に変換する蛍光体層が形成されている。

【 0 0 2 7 】

モニタ用光電変換素子用の引き回し配線が設けられた画素には、図 5 に示すように、ドレイン電極 2 2 d 用の配線 2 4、制御電極 2 1 用の配線 2 5 及びソース電極 2 2 s 用の配線 2 6 が形成されている。配線 2 4 乃至 2 6 は、共通電極バイアスライン 1 6 と並行に延びており、ゲート配線 2 0 が延びる方向において、画素内で、撮像用光電変換素子 1 と隣り合うようにして配置されている。この画素と図 3 及び図 6 に示す画素とを比較すると、画素の外形及び面積は同一であり、図 5 に示す画素では、配線 2 4 乃至 2 6 が形成されているために、センサ電極 1 1 等が小さくなっている。撮像用光電変換素子 1 及びスイッチング用 T F T 3 の構成は、撮像用光電変換素子 1 が小さくなっていることを除いて、図 3 及び図 6 に示す画素と同様である。

【 0 0 2 8 】

このように構成された画素は、領域 R 3 に存在する。

【 0 0 2 9 】

また、図 6 には示さないが、第 2 の絶縁膜 1 8 の上方には、X 線を可視光線に変換する蛍光体層が形成されている。

【 0 0 3 0 】

このように構成された参考例によれば、絶縁基板 1 0 上にモニタ用光電変換素子 2 を撮像用光電変換素子 1 とは別に設けているため、放射線モニタ基板を別に配置する必要がなく、装置全体を小型化及び軽量化することが可能である。

【 0 0 3 1 】

しかし、この参考例では、図 5 に示すように、引き回し配線 2 4 乃至 2 6 が設けられた画素では、撮像用光電変換素子 1 の受光面積が、図 3 に示す画素と比較すると、極端に小さくなっている。従って、この参考例では、撮像用光電変換素子 1 の開口率が十分であるとはいえない。

【 0 0 3 2 】

そこで、本願発明者が更に鋭意検討を重ねた結果、ドレイン電極 2 2 d を共通電極バイアスライン 1 6 に接続し、ドレイン電極 2 2 d の引き回し配線 2 4 を不要とすることで、引き回し配線が設けられた画素内の撮像用光電変換素子 1 の受

光面積（開口率）を上げ、特性を向上させることができることを見出した。以下、本発明の実施形態について説明する。

【0 0 3 3】

（第 1 の実施形態）

先ず、本発明の第 1 の実施形態について説明する。図 7 は、本発明の第 1 の実施形態に係る放射線撮像装置においてモニタ用光電変換素子が設けられた画素の平面構成を示すレイアウト図である。図 8 は、第 1 の実施形態に係る放射線撮像装置においてモニタ用光電変換素子用の引き回し配線が設けられた画素の平面構成を示すレイアウト図である。また、図 9 は、図 7 中の I I - I I 線に沿った断面図である。図 1 0 は、変換部 T とその周辺の回路部との配置を示す模式図である。

【0 0 3 4】

第 1 の実施形態においては、T F T 型のモニタ用光電変換素子が設けられた画素では、図 7 に示すように、ドレイン電極 2 2 d が共通電極バイアスライン 1 6 に接続されている。

【0 0 3 5】

このように構成された画素は、参考例における領域 R 2 のように、集合して配置されており、例えば、ドレイン電極 2 2 d、ソース電極 2 2 s、共通電極バイアスライン 1 6 及び信号線 1 9 がこれらの画素間で共有されている。

【0 0 3 6】

また、モニタ用光電変換素子用の引き回し配線が設けられた画素には、図 8 に示すように、制御電極 2 1 用の配線 2 5 及びソース電極 2 2 s 用の配線 2 6 が形成されているが、参考例とは異なり、ドレイン電極 2 2 d 用の配線は形成されていない。これは、ドレイン電極 2 2 d が共通電極バイアスライン 1 6 に接続されているためである。配線 2 4、2 5 は、夫々変換部 T の最も外側に位置する画素まで隣り合う画素間で接続されており、ソース電極 2 2 s 及び制御電極 2 1 は、夫々パネル外部まで配線 2 4、2 5 により引き回されている。

【0 0 3 7】

また、モニタ用光電変換素子及びその引き回し配線のいずれもが設けられてい

ない画素の構成は、図 3 及び図 6 に示す画素（参考例の画素）と同様である。

【 0 0 3 8 】

図 7 及び図 9 に示す画素と図 3 及び図 6 に示す画素と比較すると、画素の外形及び面積は同一であり、図 7 及び図 9 に示す画素では、モニタ用光電変換素子 2 が形成されているために、その分だけ撮像用光電変換素子 1 の受光面積（開口率）が小さくなっている。また、図 8 に示す画素と図 3 及び図 6 に示す画素と比較すると、画素の外形及び面積は同一であり、配線 2 5 及び 2 6 が形成されているために、その分だけ撮像用光電変換素子 1 の受光面積（開口率）が小さくなっている。

【 0 0 3 9 】

これらの画素は、例えば参考例と同様に、図 2 に示すようにして配置される。つまり、四角形の二次元に形成された変換部 T の中の 4 隅と中央付近に、モニタ用光電変換素子及び撮像用光電変換素子対になって形成された複数の画素が設けられた領域 R 2 が配置されている。本実施形態では、領域 R 2 内の 2 0 行×3 列の画素に、モニタ用光電変換素子が設けられている。

【 0 0 4 0 】

次に、上述のように構成された第 1 の実施形態に係る放射線撮像装置を駆動する方法について説明する。

【 0 0 4 1 】

まず、前述のように、共通電極バイアスライン 1 6 に共通電極ドライバ回路部 5 6 から電圧を印加し、モニタ用光電変換素子 2 のソース・ドレイン間に電位を与えておく。また、制御電極 2 1 には、半導体層 1 4 c の空乏化電圧を印加することにより、ダークカレントの防止とエレクトロン及びホールの収集効率を高めておく。

【 0 0 4 2 】

このような状態で、蛍光体層（図示せず）に X 線が照射され、蛍光体層から可視光線が光電変換部に照射されると、モニタ用光電変換素子 2 により吸収された可視光線が電荷に変換され、ソース電極 2 2 s を通じてモニタ用信号処理回路部 5 4 へ輸送される。このため、この電荷量を X 線照射量としてリアルタイムで測

定することができる。

【0043】

その後、モニタ用信号処理回路部 54 で測定された X 線照射量が設定値に到達すると、X 線発生器（放射線源）に信号を送り、X 線の照射を停止させる。また、その直後に、T F T 3 のゲート配線 20 に順次 T F T 3 の動作電圧を印加することにより、撮像用光電変換素子 1 の容量に蓄積された電荷を信号線 19 から読み取る。

【0044】

その後、共通電極バイアスライン 16 を通じて撮像用光電変換素子 1 の半導体層 14 a に順方向電圧を印加し、撮像用光電変換素子 1 内の絶縁膜 13 と半導体層 14 a との界面に X 線照射量に対応して蓄積された電荷を全て除去するリフレッシュ動作を行う。

【0045】

また、モニタ用光電変換素子 2 の制御電極 21 には、共通電極バイアスライン 16 に印加される電圧により半導体層 14 c に順方向電圧が印加される電圧を印加しておく。このような電圧を制御電極 21 に印加しておくことにより、共通電極バイアスライン 16 に接続されたモニタ用光電変換素子 2 のドレイン電極 22 d に、撮像用光電変換素子 1 のリフレッシュ動作の電圧が印加されると同時に、モニタ用光電変換素子 2 内の半導体層 14 c にも順方向電圧が印加され、モニタ用光電変換素子 2 のリフレッシュ動作も行われる。

【0046】

なお、上記のリフレッシュ動作において、蓄積された全ての電荷を除去せずに、その一部のみを除去してもよい。また、共通電極バイアスライン 16 に印加する電圧を、空乏化バイアスを小さくする電圧としてもよい。更に、このリフレッシュ動作時に、ソース電極 22 s の電圧を制御して、より電荷を除去しやすい状態を作り出してもよい。

【0047】

このような第 1 の実施形態によれば、参考例と比較すると、引き回し配線が設けられた画素について、参考例では、3 本の引き回し配線 24 乃至 26 が設けら

れているが、第 1 の実施形態では、ドレイン電極用の引き回し配線 2 4 が設けられておらず、2 本の引き回し配線 2 5 及び 2 6 が設けられているのみである。従って、第 1 の実施形態によれば、この画素での撮像用光電変換素子 1 の受光面積（開口率）が大きくなっている。また、参考例では、ドレイン電極 2 2 d に電圧を供給するための電源 5 3 が必要とされるが、本実施形態では、ドレイン電極 2 2 d には、共通電極ドライバ回路部 5 6 から共通電極バイアスライン 1 6 を介して電圧が供給されるため、電源が不要である。このため、回路の簡素化が可能である。

【0 0 4 8】

なお、ある画素に、撮像用光電変換画素 1 が設けられておらず、モニタ用光電変換素子 2 及びそれに隣接する画素内のモニタ用光電変換素子 2 用の引き回し配線のみが設けられていてもよい。この場合、撮像用光電変換画素 1 からのデータが減少するため、画像処理により、この減少分を補完する必要があるが、このような補完は従来の画像処理技術により対応することが可能である。

【0 0 4 9】

また、例えば領域 R 2 内の 2 0 行×1 列の画素又は 1 行×3 列の画素のように、領域 R 2 内の 1 ライン内の画素のみに、モニタ用光電変換素子が設けられていてもよい。

【0 0 5 0】

次に、第 1 の実施形態に係る放射線撮像装置を製造する方法について説明する。図 1 1 (a) 乃至 (d) 及び図 1 2 (a) 乃至 (c) は、本発明の第 1 の実施形態に係る放射線撮像装置を製造する方法を工程順に示す断面図である。

【0 0 5 1】

まず、図 1 1 (a) に示すように、絶縁基板 1 0 上に、第 1 の金属層として A l N d 膜 3 1 を、例えばスパッタリングにより 5 0 0 ~ 4 0 0 0 Å 成膜する。第 1 の金属層として、M o 膜又は T a 膜を形成してもよく、また、複数の膜を順次成膜した積層膜を形成してもよい。次に、フォトリソグラフィ法により、レジスト膜 3 2 をマスクとして、A l N d 膜 3 1 をパターンニングすることにより、センサ電極 1 1、制御電極 1 2 及び 2 1 並びにゲート配線 2 0 を形成する。A l N d

膜 31 のエッチングは、例えば硝酸、リン酸及び酢酸を含有するエッチング液を使用したウェットプロセスにより行う。パターニング後、レジスト膜 32 を除去する。

【0052】

次いで、図 11 (b) に示すように、第 1 の絶縁膜 13 を 1500～4000 Å、半導体層 33 を 2000～15000 Å、CVD 法により連続して成膜する。半導体層 33 が、撮像用光電変換素子 1 の半導体層（光電変換層）14a、TF T 3 の半導体層 14b、モニタ用光電変換素子 2 の半導体層（光電変換層）14c になる。第 1 の絶縁膜 13 としては、例えば SiN 膜を用いる。

【0053】

その後、フォトリソグラフィ法により、TF T 3 の制御電極 12 上が開口されたレジスト膜 34 をマスクとして、半導体層 33 を全てではなく一部の 500～5000 Å だけエッチングする。この工程は、撮像用光電変換素子 1 及びモニタ用光電変換素子 2 で光吸収率を高めるために半導体層 33 を 2000～15000 Å と厚く積層しているため、このままでは、TF T 3 のソース・ドレイン間の直列抵抗が高くなるので、半導体層 33 を薄膜化することで TF T 3 のオン抵抗を低減することを目的としている。この際、エッチングは、例えばドライエッチングにより行う。また、ドライエッチングとしては、半導体層 33 のダメージを少なく、高い加工精度を得るために、プラズマエッチングが好ましいが、同様に半導体層 33 のダメージが少ないケミカルドライエッチングでも良いし、低パワー（例えば 0.1～0.2 W/cm² 程度）、高圧力（例えば 10～30 Pa 程度）で行う反応性イオンエッチングでも良い。パターニング後、レジスト膜 34 を除去する。

【0054】

次に、図 11 (c) に示すように、オーミックコンタクト層 35 を 100～1000 Å、CVD 法により成膜する。半導体層 33 とオーミックコンタクト層 35 との界面に酸化シリコンが介在している場合は、前処理としてフッ化水素酸（例えば 0.1～10 質量% 程度）で処理をしてもよく、有機膜が介在している場合は、酸素プラズマを照射し除去してもよい。また、オーミックコンタクト層 3

5の成膜直前に、CVD装置内で水素プラズマによる最終処理をしても良い。

【0055】

次いで、フォトリソグラフィ法により、レジスト膜36をマスクとして、スルーホール27を形成する。スルーホール27はTF T3のドレイン電極17dと撮像用光電変換素子1のセンサ電極11とを電氣的に接続しており、可視光線を受光部で吸収した際に発生した電荷は、受光部と容量結合しているセンサ電極11からドレイン電極17dを通じて読み取られる。

【0056】

なお、後から成膜する金属膜のカバレッジを良くするため、エッチングとして、ケミカルドライエッチングを行い、ホール部の断面をテーパエッチングすることが好ましい。金属膜のカバレッジを考慮する必要がない良い場合は、反応性イオンエッチングで加工精度を上げて良いし、プラズマエッチングで形成しても良い。パターニング後、レジスト膜36を除去する。

【0057】

次に、図11(d)に示すように、第2の金属層としてA1膜37を、例えばスパッタリングにより1000～10000Å成膜する。第2の金属層として、Mo膜又はTa膜を形成してもよく、また、複数の膜を順次成膜した積層膜を形成してもよい。また、スルーホール27の表面に酸化膜が形成されて、スルーホール27との接続が悪い場合には、A1膜37の成膜前に、逆スパッタリングにより酸化膜を除去するプロセスを入れると良い。

【0058】

次いで、フォトリソグラフィ法により、レジスト膜38をマスクとして、A1膜37をパターニングすることにより、共通電極バイアスライン16を形成する。A1膜37のエッチングは、例えば硝酸、リン酸及び酢酸を含有するエッチング液を使用したウェットプロセスにより行う。従って、A1膜37はレジスト膜38よりも若干内側に後退する。このパターニングの際に、ソース電極17s及び22s、ドレイン電極17d及び22d並びに信号線19が形成される予定の領域のA1膜37は、本工程でエッチングされないようにレジスト膜38でマスクしておく。パターニング後、レジスト膜38を除去する。

【0059】

その後、図12(a)に示すように、フォトリソグラフィ法により、新たなレジスト膜39をマスクとして、A1膜37をパターニングすることにより、ソース電極17s及び22s、ドレイン電極17d及び22d並びに信号線19を形成する。A1膜37のエッチングは、例えば硝酸、リン酸及び酢酸を含有するエッチング液を使用したウェットプロセスにより行う。従って、A1膜37はレジスト膜38よりも若干内側に後退する。

【0060】

この際に、既に形成されている共通電極バイアスライン16は、本工程でエッチングされないようにレジスト膜39でマスクしておく。また、次工程で行うドライエッチングの際に、撮像用光電変換素子1の開口領域内のオーミックコンタクト層35が除去されないよう、共通電極バイアスライン16だけでなく、撮像用光電変換素子1の開口領域全体をレジスト膜39によりマスクしておく。

【0061】

次に、図12(a)に示すように、レジスト膜39をマスクとして、ドライエッチングを行うことにより、TF T3のギャップ部、即ち、ソースドレイン間のオーミックコンタクト層35を除去することにより、オーミックコンタクト層15a乃至15cを形成する。

【0062】

次いで、図12(b)に示すように、フォトリソグラフィ法により、レジスト膜40をマスクとして、半導体層33やオーミックコンタクト層35の不要な部分を除去することにより、撮像用光電変換素子1の開口領域を区画し、半導体層14a乃至14cを形成する。パターニング後、レジスト膜40を除去する。

【0063】

なお、第1の絶縁膜13の不要な部分は、本実施形態では除去しないが、除去してもよい。第1の絶縁膜13を除去せずに残存させる場合には、加工精度を確保するために、半導体層33やオーミックコンタクト層35の不要な部分を除去するためのエッチングは、半導体層33と第1の絶縁膜13を構成するSiN膜との選択比を確保しやすいプラズマエッチングで行うことが好ましい。

【0064】

その後、図12(c)に示すように、第2の絶縁膜18を保護膜として2000～10000 Å、CVD法により成膜する。第2の絶縁膜18としては、例えばSiN膜を形成することができる。このようにして、撮像用光電変換素子1、モニタ用光電変換素子2及びTFT3を形成することができる。

【0065】

そして、蛍光体層（図示せず）を形成し、電気接続を確保するために、周辺部の保護膜を、フォトリソグラフィ法を用いてパターニング及びドライエッチングを行って除去することにより、放射線撮像装置を完成させることができる。

【0066】

ここで、上述の第1の実施形態に係る放射線撮像装置を製造する方法の説明では、オーミックコンタクト層を上部電極（第1の電極）としても機能させるため、オーミックコンタクト層を形成した後に第2の金属膜を形成しているが、オーミックコンタクト層の抵抗率が高い場合には、後述の第2の実施形態のように、第2の金属膜を形成する前に、ITO（Indium-Tin-Oxide）等からなる透明電極膜をオーミックコンタクト層上に形成してもよい。この場合、第1及び第2の電極は、いずれもオーミックコンタクト層と透明電極膜との積層構造となる。このような透明電極膜を形成することにより、オーミックコンタクト層の膜厚を薄くしても問題が生ずることはなくなるため、オーミックコンタクト層の膜厚を薄膜化することが可能となり、これによって入射光量自体を増大させることができる。また、モニタ用光電変換素子2においても、ソース電極22s及びドレイン電極22dに透明電極膜を使用すれば、入射光量を増大させることができるため、その感度が向上する。

【0067】

（第2の実施形態）

次に、本発明の第2の実施形態について説明する。第1の実施形態では、モニタ用光電変換素子2がTFT型のセンサであるのに対し、第2の実施形態では、モニタ用光電変換素子2がMIS型のセンサである。MIS型のセンサでは、可視光線の入射により半導体層内に発生したエレクトロン及びホールの影響により

2 個の電極間の電圧が変動するため、この電圧の変動を読み取るか、又はこの変動に基づく電流の変動を読み取る。図 13 は、本発明の第 2 の実施形態に係る放射線撮像装置の全体的な構成を示すレイアウト図である。図 14 は、第 2 の実施形態に係る放射線撮像装置においてモニタ用光電変換素子が設けられた画素の平面構成を示すレイアウト図である。図 15 は、第 2 の実施形態に係る放射線撮像装置においてモニタ用光電変換素子用の引き回し配線が設けられた画素の平面構成を示すレイアウト図である。また、図 16 は、図 14 中の I I I - I I I 線に沿った断面図である。

【0068】

第 2 の実施形態においては、第 1 の実施形態と同様に、変換部（画素エリア）T 内に、領域 R 1、R 2 及び R 3 が設けられているが、図 13 に示すように、これらの配置が第 1 の実施形態とは相違している。即ち、本実施形態においては、領域 R 3 は、領域 R 2 に対してゲート配線 20 が延びる方向に配置されている。また、電源 53 だけでなく、ゲートドライバ回路部 55 も設けられていない。これは、モニタ用光電変換素子 2 が M I S 型のセンサだからである。本実施形態では、領域 R 2 内の 3 行×20 列の画素に、モニタ用光電変換素子が設けられている。

【0069】

本実施形態において、撮像用光電変換素子 1 及びスイッチング用 T F T 3 の断面構成は、図 16 に示すように、撮像用光電変換素子 1 において透明電極 62 a がオーミックコンタクト層 15 a と共通電極バイアスライン 16 との間に形成されていることを除き、第 1 の実施形態におけるものと同様である。つまり、本実施形態では、上部電極（第 1 の電極）がオーミックコンタクト層と透明電極との積層構造となっている。そして、モニタ用光電変換素子及びその引き回し配線のいずれもが設けられていない画素の構成は、第 1 の実施形態と同様である。

【0070】

一方、モニタ用光電変換素子が設けられた画素では、図 14 に示すように、絶縁基板 10 上に、撮像用光電変換素子 1 のセンサ電極 11 及びスイッチング用 T F T 3 の制御電極（ゲート電極）12 の他に、モニタ用光電変換素子 2 の下部電

極 6 1 が形成されており、第 1 の絶縁膜 1 3 によりこれらの電極が覆われている。本実施形態では、モニタ用光電変換素子 2 は、共通電極バイアスライン 1 6 が延びる方向において、画素内で、撮像用光電変換素子 1 と隣り合うようにして配置されている。この画素とモニタ用光電変換素子及びその引き回し配線のいずれもが設けられていない画素（図 3 及び図 6 に示す画素）とを比較すると、画素の外形及び面積は同一であり、図 1 4 に示す画素では、下部電極 6 1 が形成されているために、センサ電極 1 1 等が小さくなっている。

【0071】

モニタ用光電変換素子 2 では、図 1 6 に示すように、第 1 の絶縁膜 1 3 上に、下部電極 6 1 と整合するようにして半導体層（光電変換層）1 4 c が形成され、この半導体層 1 4 c 上に、オーミックコンタクト層 1 5 c 及び透明電極 6 2 c が形成されている。オーミックコンタクト層 1 5 c 及び透明電極 6 2 c から、上部電極（第 2 の電極）が構成されている。そして、透明電極 6 2 c 上に共通電極バイアスライン 1 6 が形成されている。共通電極バイアスライン 1 6 は、第 2 の絶縁膜 1 8 に覆われている。

【0072】

このように構成された画素は、領域 R 2 に存在する。

【0073】

モニタ用光電変換素子用の引き回し配線が設けられた画素には、図 1 5 に示すように、下部電極 6 1 用の配線 6 3 が形成されている。配線 6 3 は、ゲート配線 2 0 と並行に延びており、共通電極バイアスライン 1 6 が延びる方向において、画素内で、撮像用光電変換素子 1 と隣り合うようにして配置されている。この画素とモニタ用光電変換素子及びその引き回し配線のいずれもが設けられていない画素（図 3 及び図 6 に示す画素）とを比較すると、画素の外形及び面積は同一であり、図 1 5 に示す画素では、配線 6 3 が形成されているために、センサ電極 1 1 等が小さくなっている。配線 6 3 は、変換部 T の最も外側に位置する画素まで隣り合う画素間で接続されている。つまり、ゲート配線 2 0 を共有する画素の配列を「行」としたとき、同一の行に配置されたモニタ用光電変換素子 2 の下部電極 6 1 の全部又は一部が配線 6 3 を介して互いに接続されている。そして、下部

電極 6 1 は、パネル外部まで配線 6 3 により引き回されている。

【 0 0 7 4 】

このように構成された画素は、領域 R 3 に存在する。

【 0 0 7 5 】

次に、上述のように構成された第 2 の実施形態に係る放射線撮像装置を駆動する方法について説明する。

【 0 0 7 6 】

先ず、共通電極バイアスライン 1 6 に共通電極ドライバ回路部 5 6 から半導体層 1 4 a 及び 1 4 c の空乏化電圧を印加することにより、エレクトロン及びホール収集効率を高めておく。

【 0 0 7 7 】

このような状態で、蛍光体層（図示せず）に X 線が照射され、蛍光体層から可視光線が光電変換部に照射されると、モニタ用光電変換素子 2 により吸収された可視光線が電荷に変換され、この電荷に基づく下部電極 2 の電位変動又は電位変動に基づく電流値がモニタ用信号処理回路部 5 4 へ輸送される。このため、この電位変動又は電流値を X 線照射量としてリアルタイムで測定することができる。

【 0 0 7 8 】

その後、モニタ用信号処理回路部 5 4 で測定された X 線照射量が設定値に到達すると、X 線発生器（放射線源）に信号を送り、X 線の照射を停止させる。また、その直後に、T F T 3 のゲート配線 2 0 に順次 T F T 3 の動作電圧を印加することにより、撮像用光電変換素子 1 の容量に蓄積された電荷を信号線 1 9 から読み取る。

【 0 0 7 9 】

その後、共通電極バイアスライン 1 6 を通じて撮像用光電変換素子 1 の半導体層 1 4 a に順方向電圧を印加し、撮像用光電変換素子 1 内の絶縁膜 1 3 と半導体層 1 4 a との界面に X 線照射量に対応して蓄積された電荷を全て除去するリフレッシュ動作を行う。

【 0 0 8 0 】

また、モニタ用光電変換素子 2 の下部電極 6 1 には、共通電極バイアスライン

16に印加される電圧により半導体層14cに順方向電圧が印加される電圧を印加しておく。このような電圧を下部電極61に印加しておくことにより、共通電極バイアスライン16に接続されたモニタ用光電変換素子2の透明電極62cに、撮像用光電変換素子1のリフレッシュ動作の電圧が印加されると同時に、モニタ用光電変換素子2内の半導体層14cにも順方向電圧が印加され、モニタ用光電変換素子2のリフレッシュ動作も行われる。

【0081】

なお、上記のリフレッシュ動作において、蓄積された全ての電荷を除去せずに、その一部のみを除去してもよい。また、共通電極バイアスライン16に印加する電圧を、空乏化バイアスを小さくする電圧としてもよい。更に、このリフレッシュ動作時に、下部電極61の電圧を制御して、より電荷を除去しやすい状態を作り出してもよい。

【0082】

MIS型のセンサをモニタ用光電変換素子2として使用する場合には、モニタ用光電変換素子2を、ゲート配線20が延びる方向において、画素内で、撮像用光電変換素子1と隣り合うようにして配置して、透明電極62cを電源に、下部電極61をモニタ用信号処理回路部54に接続する構造が考えられる。しかし、この構造では、透明電極62c用の引き回し配線及び下部電極61用の引き回し配線が必要となり、これらの配線が設けられた画素内の撮像用光電変換素子1の受光面積（開口率）が不足することもあり得る。

【0083】

これに対し、上述のように構成された第2の実施形態によれば、引き回し配線が設けられた画素について、1本の引き回し配線63が設けられているのみである。従って、この画素での撮像用光電変換素子1の受光面積（開口率）が大きくなっている。また、本実施形態では、上部電極61cには、共通電極ドライバ回路部56から共通電極バイアスライン16を介して電圧が供給されるため、電源が不要である。このため、第1の実施形態と同様に、回路の簡素化が可能である。

【0084】

なお、第1の実施形態と同様に、ある画素に、撮像用光電変換画素1が設けられておらず、モニタ用光電変換素子2及びそれに隣接する画素内のモニタ用光電変換素子2用の引き回し配線のみが設けられていてもよい。この場合、撮像用光電変換画素1からのデータが減少するため、画像処理により、この減少分を補完する必要があるが、このような補完は従来の画像処理技術により対応することが可能である。

【0085】

また、例えば領域R2内の1行×20列の画素又は3行×1列の画素のように、領域R2内の1ライン内の画素のみに、モニタ用光電変換素子が設けられていてもよい。

【0086】

次に、第2の実施形態に係る放射線撮像装置を製造する方法について説明する。図17(a)乃至(d)及び図18(a)乃至(d)は、本発明の第2の実施形態に係る放射線撮像装置を製造する方法を工程順に示す断面図である。

【0087】

先ず、図17(a)に示すように、絶縁基板10上に、第1の金属層としてAlNd膜31を、例えばスパッタリングにより500～4000Å成膜する。第1の金属層として、Mo膜又はTa膜を形成してもよく、また、複数の膜を順次成膜した積層膜を形成してもよい。次に、フォトリソグラフィ法により、レジスト膜32をマスクとして、AlNd膜31をパターニングすることにより、センサ電極11、制御電極12、ゲート配線20及び下部電極61を形成する。AlNd膜31のエッチングは、例えば硝酸、リン酸及び酢酸を含有するエッチング液を使用したウェットプロセスにより行う。パターニング後、レジスト膜32を除去する。

【0088】

次いで、図17(b)に示すように、第1の絶縁膜13を1500～4000Å、半導体層33を2000～15000Å、オーミックコンタクト層35を100～1000Å、CVD法により連続して成膜する。半導体層33が、撮像用光電変換素子1の半導体層(光電変換層)14a、TFT3の半導体層14b、

モニタ用光電変換素子 2 の半導体層（光電変換層） 14 c になる。第 1 の絶縁膜 13 としては、例えば SiN 膜を用いる。

【0089】

その後、フォトリソグラフィ法により、TF T 3 の制御電極 12 上が開口されたレジスト膜 34 をマスクとして、半導体層 33 を全てではなく一部の 500 ～ 5000 Å だけエッチングする。この工程は、撮像用光電変換素子 1 及びモニタ用光電変換素子 2 で光吸収率を高めるために半導体層 33 を 2000 ～ 15000 Å と厚く積層しているため、このままでは、TF T 3 のソース・ドレイン間の直列抵抗が高くなるので、半導体層 33 を薄膜化することで TF T 3 のオン抵抗を低減することを目的としている。この際、エッチングは、例えばドライエッチングにより行う。また、ドライエッチングとしては、半導体層 33 のダメージを少なく、高い加工精度を得るために、プラズマエッチングが好ましいが、同様に半導体層 33 のダメージが少ないケミカルドライエッチングでも良いし、低パワー（例えば 0.1 ～ 0.2 W/cm² 程度）、高圧力（例えば 10 ～ 30 Pa 程度）で行う反応性イオンエッチングでも良い。パターニング後、レジスト膜 34 を除去する。

【0090】

次に、図 17（c）に示すように、オーミックコンタクト層 35 を 100 ～ 1000 Å、CVD 法により成膜する。半導体層 33 とオーミックコンタクト層 35 との界面に酸化シリコンが介在している場合は、前処理としてフッ化水素酸（例えば 0.1 ～ 10 質量％程度）で処理をしてもよく、有機膜が介在している場合は、酸素プラズマを照射し除去してもよい。また、オーミックコンタクト層 35 の成膜直前に、CVD 装置内で水素プラズマによる最終処理をしても良い。

【0091】

次いで、フォトリソグラフィ法により、レジスト膜 36 をマスクとして、スルーホール 27 を形成する。スルーホール 27 は TF T 3 のドレイン電極 17 d と撮像用光電変換素子 1 のセンサ電極 11 とを電氣的に接続しており、可視光線を受光部で吸収した際に発生した電荷は、受光部と容量結合しているセンサ電極 11 からドレイン電極 17 d を通じて読み取られる。

【0092】

なお、後から成膜する金属膜のカバレッジを良くするため、エッチングとして、ケミカルドライエッチングを行い、ホール部の断面をテーパエッチングすることが好ましい。金属膜のカバレッジを考慮する必要がない良い場合は、反応性イオンエッチングで加工精度を上げて良いし、プラズマエッチングで形成しても良い。パターンニング後、レジスト膜36を除去する。

【0093】

その後、図17(d)に示すように、透明電極膜であるITO膜41を、スパッタリングにより100～1000 Å成膜する。続いて、フォトリソグラフィ法により、レジスト膜42をマスクとして、ITO膜41をパターンニングすることにより、透明電極62a及び62cを形成する。このときのエッチングには、例えばスルーホール部で露出しているAlNd膜31にダメージを与えない蔭酸のような有機酸系のエッチング液を用いることが好ましい。

【0094】

なお、ITO膜41の形成からそのパターンニングまでの工程は、オーミックコンタクト層15a及び15cが、例えばマイクロクリスタルのn⁺膜のように抵抗率が低い膜から構成されている場合には、オーミックコンタクト層15a及び15cが上部電極として機能するため、省略してもよい。

【0095】

次に、図18(a)に示すように、第2の金属層としてAl膜37を、例えばスパッタリングにより1000～10000 Å成膜する。第2の金属層として、Mo膜又はTa膜を形成してもよく、また、複数の膜を順次成膜した積層膜を形成してもよい。また、スルーホール27の表面に酸化膜が形成されて、スルーホール27との接続が悪い場合には、Al膜37の成膜前に、逆スパッタリングにより酸化膜を除去するプロセスを入れると良い。

【0096】

次いで、フォトリソグラフィ法により、レジスト膜38をマスクとして、Al膜37をパターンニングすることにより、共通電極バイアスライン16を形成する。Al膜37のエッチングは、例えば硝酸、リン酸及び酢酸を含有するエッチン

グ液を使用したウェットプロセスにより行う。従って、A1膜37はレジスト膜38よりも若干内側に後退する。このパターニングの際に、ソース電極17s、ドレイン電極17d及び信号線19が形成される予定の領域のA1膜37は、本工程でエッチングされないようにレジスト膜38でマスクしておく。パターニング後、レジスト膜38を除去する。

【0097】

なお、このエッチングプロセスで、露出しているITO膜41からなる透明電極62a及び62cがダメージを受けないように、透明電極62a及び62cを予めアニールにより結晶化させておくことが好ましい。

【0098】

また、共通電極バイアスライン16をパターニングにより形成した後に、ITO膜41の形成及びそのパターニングを行うことによって、透明電極62a及び62cを形成しても構わない。但し、この場合には、共通電極バイアスライン16を覆うようにして透明電極62a及び62cが形成されることになる。

【0099】

その後、図18(b)に示すように、フォトリソグラフィ法により、新たなレジスト膜39をマスクとして、A1膜37をパターニングすることにより、ソース電極17s、ドレイン電極17d及び信号線19を形成する。A1膜37のエッチングは、例えば硝酸、リン酸及び酢酸を含有するエッチング液を使用したウェットプロセスにより行う。従って、A1膜37はレジスト膜38よりも若干内側に後退する。

【0100】

この際に、既に形成されている共通電極バイアスライン16は、本工程でエッチングされないようにレジスト膜39でマスクしておく。また、次工程で行うドライエッチングの際に、撮像用光電変換素子1の開口領域内の透明電極62a及びオーミックコンタクト層35が除去されないよう、共通電極バイアスライン16だけでなく、撮像用光電変換素子1の開口領域全体をレジスト膜39によりマスクしておく。

【0101】

次に、図 18 (b) に示すように、レジスト膜 39 をマスクとして、ドライエッチングを行うことにより、TFT 3 のギャップ部、即ち、ソースドレイン間のオーミックコンタクト層 35 を除去することにより、オーミックコンタクト層 15a 乃至 15c を形成する。

【0102】

次いで、図 18 (c) に示すように、フォトリソグラフィ法により、レジスト膜 40 をマスクとして、半導体層 33 やオーミックコンタクト層 35 の不要な部分を除去することにより、撮像用光電変換素子 1 の開口領域を区画し、半導体層 14a 乃至 14c を形成する。パターニング後、レジスト膜 40 を除去する。

【0103】

なお、第 1 の絶縁膜 13 の不要な部分は、本実施形態では除去しないが、除去してもよい。第 1 の絶縁膜 13 を除去せずに残存させる場合には、加工精度を確保するために、半導体層 33 やオーミックコンタクト層 35 の不要な部分を除去するためのエッチングは、半導体層 33 と第 1 の絶縁膜 13 を構成する SiN 膜との選択比を確保しやすいプラズマエッチングで行うことが好ましい。

【0104】

その後、図 18 (d) に示すように、第 2 の絶縁膜 18 を保護膜として 2000 ～ 10000 Å、CVD 法により成膜する。第 2 の絶縁膜 18 としては、例えば SiN 膜を形成することができる。このようにして、撮像用光電変換素子 1、モニタ用光電変換素子 2 及び TFT 3 を形成することができる。

【0105】

そして、蛍光体層 (図示せず) を形成し、電気接続を確保するために、周辺部の保護膜を、フォトリソグラフィ法を用いてパターニング及びドライエッチングを行って除去することにより、放射線撮像装置を完成させることができる。

【0106】

なお、本発明においては、モニタ用光電変換素子 2 (第 2 の半導体変換素子) の画素内の位置は特に限定されるものではなく、第 1 の実施形態のような TFT 型のセンサが第 2 の実施形態のように配置されていてもよく、第 2 の実施形態のような MIS 型のセンサが第 1 の実施形態のように配置されていてもよい。

【 0 1 0 7 】**【 発明の効果 】**

以上説明したように、本発明によれば、第 2 の半導体変換素子が、第 1 の半導体変換素子と同一の基板上に形成されているので、装置全体を小型化及び軽量化することができる。また、第 2 の半導体変換素子を介して検出された放射線量に基づいて A E C 制御を行うことができ、このとき、第 2 の半導体変換素子による放射線の減衰が生じないため、良好な画質の撮像画像を得ることができる。

【 図面の簡単な説明 】**【 図 1 】**

参考例に係る放射線撮像装置の回路構成を示す等価回路図である。

【 図 2 】

参考例に係る放射線撮像装置の全体的な構成を示すレイアウト図である。

【 図 3 】

参考例に係る放射線撮像装置においてモニタ用光電変換素子及びその引き回し配線のいずれもが設けられていない画素の平面構成を示すレイアウト図である。

【 図 4 】

参考例に係る放射線撮像装置においてモニタ用光電変換素子が設けられた画素の平面構成を示すレイアウト図である。

【 図 5 】

参考例に係る放射線撮像装置においてモニタ用光電変換素子用の引き回し配線が設けられた画素の平面構成を示すレイアウト図である。

【 図 6 】

図 3 中の I - I 線に沿った断面図である。

【 図 7 】

本発明の第 1 の実施形態に係る放射線撮像装置においてモニタ用光電変換素子が設けられた画素の平面構成を示すレイアウト図である。

【 図 8 】

第 1 の実施形態に係る放射線撮像装置においてモニタ用光電変換素子用の引き回し配線が設けられた画素の平面構成を示すレイアウト図である。

【図 9】

図 7 中の I I - I I 線に沿った断面図である。

【図 1 0】

変換部 T とその周辺の回路部との配置を示す模式図である。

【図 1 1】

本発明の第 1 の実施形態に係る放射線撮像装置を製造する方法を工程順に示す断面図である。

【図 1 2】

同じく、本発明の第 1 の実施形態に係る放射線撮像装置を製造する方法を工程順に示す断面図であり、図 1 1 に示す工程の次工程を示す断面図である。

【図 1 3】

本発明の第 2 の実施形態に係る放射線撮像装置の全体的な構成を示すレイアウト図である。

【図 1 4】

第 2 の実施形態に係る放射線撮像装置においてモニタ用光電変換素子が設けられた画素の平面構成を示すレイアウト図である。

【図 1 5】

第 2 の実施形態に係る放射線撮像装置においてモニタ用光電変換素子用の引き回し配線が設けられた画素の平面構成を示すレイアウト図である。

【図 1 6】

図 1 4 中の I I I - I I I 線に沿った断面図である。

【図 1 7】

本発明の第 2 の実施形態に係る放射線撮像装置を製造する方法を示す断面図である。

【図 1 8】

同じく、本発明の第 2 の実施形態に係る放射線撮像装置を製造する方法を示す断面図であり、図 1 7 に示す工程の次工程を示す断面図である。

【符号の説明】

1；撮像用光電変換素子（第 1 の半導体変換素子）

2 ; モニタ用光電変換素子 (第 2 の半導体変換素子)

3 ; T F T

5 1 ; 撮像用信号処理回路部

5 2、5 5 ; ゲートドライバ回路部

5 3 ; 電源

5 4 ; モニタ用信号処理回路部

5 6 ; 共通電極ドライバ回路部

R 1 ~ R 3 ; 領域

T ; 変換部

M 1 1 ~ M 1 4、M 2 1 ~ M 2 4、M 3 1 ~ M 3 4、M 4 1 ~ M 4 4 ; M I S
型光電変換素子

P 1 1 ~ P 1 4、P 2 1 ~ P 2 4、P 3 1 ~ P 3 4、P 4 1 ~ P 4 4 ; P I N
型光電変換素子

M A 3 3、M A 3 4 ; T F T 型センサ

T 1 1 ~ T 1 4、T 2 1 ~ T 2 4、T 3 1 ~ T 3 4、T 4 1 ~ T 4 4 ; スイッ
チング用 T F T

V s 1 ~ V s 4 ; バイアス線

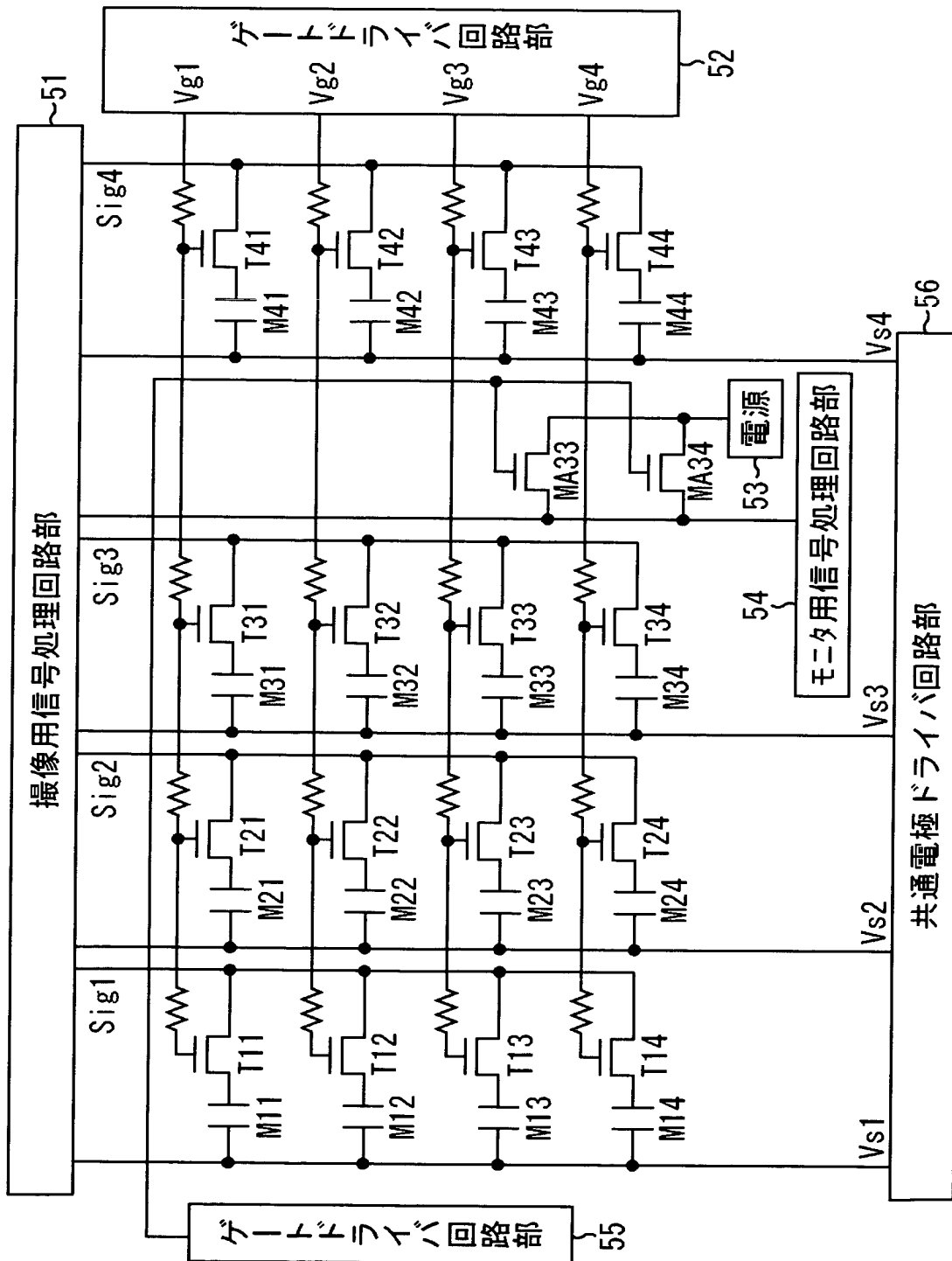
S i g 1 ~ S i g 4 ; 信号線

V g 1 ~ V g 4 ; ゲート線

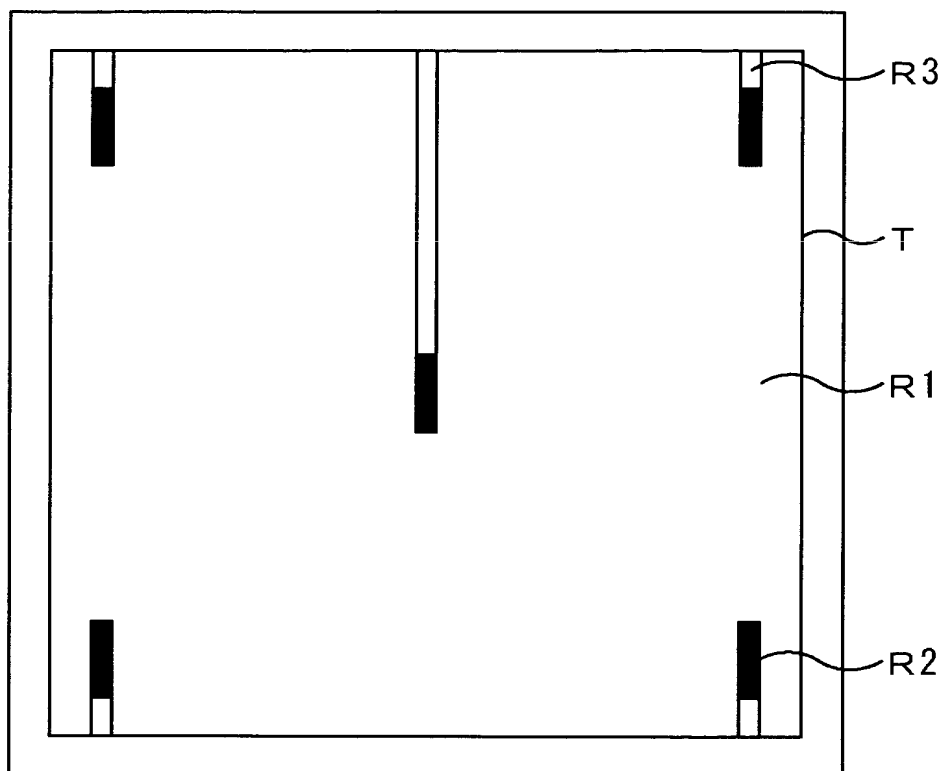
【書類名】

図面

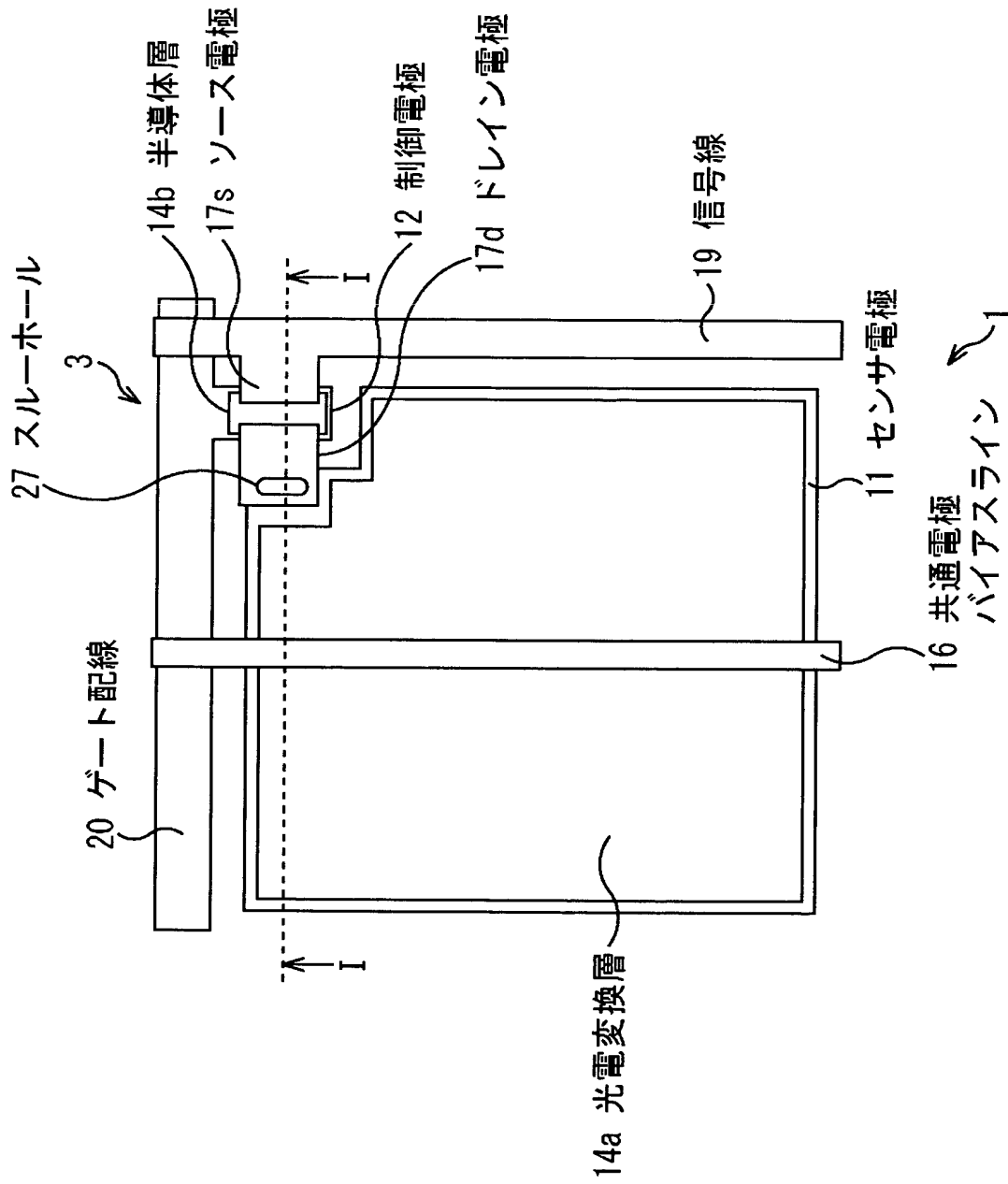
【図1】



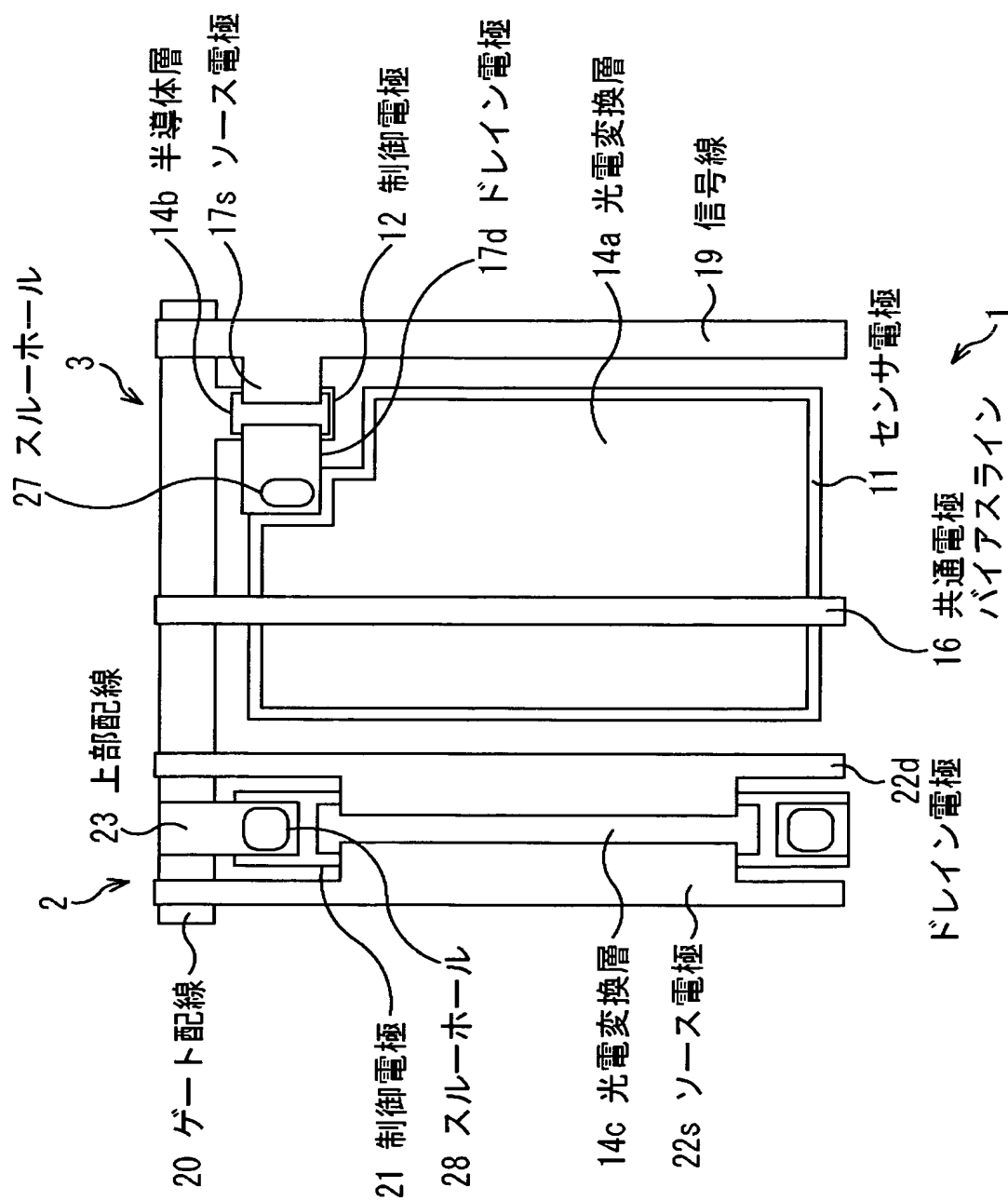
【図 2】



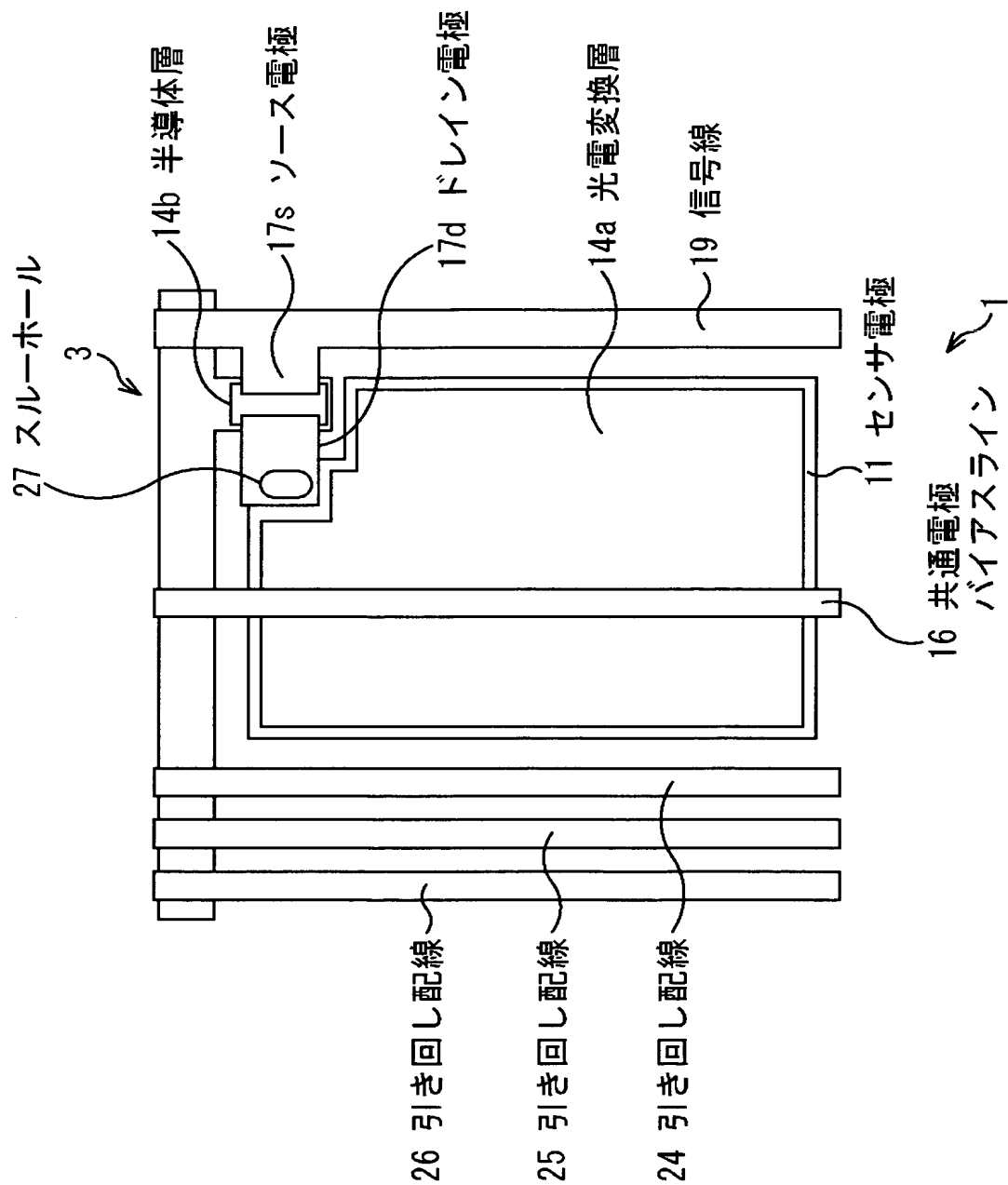
【図 3】



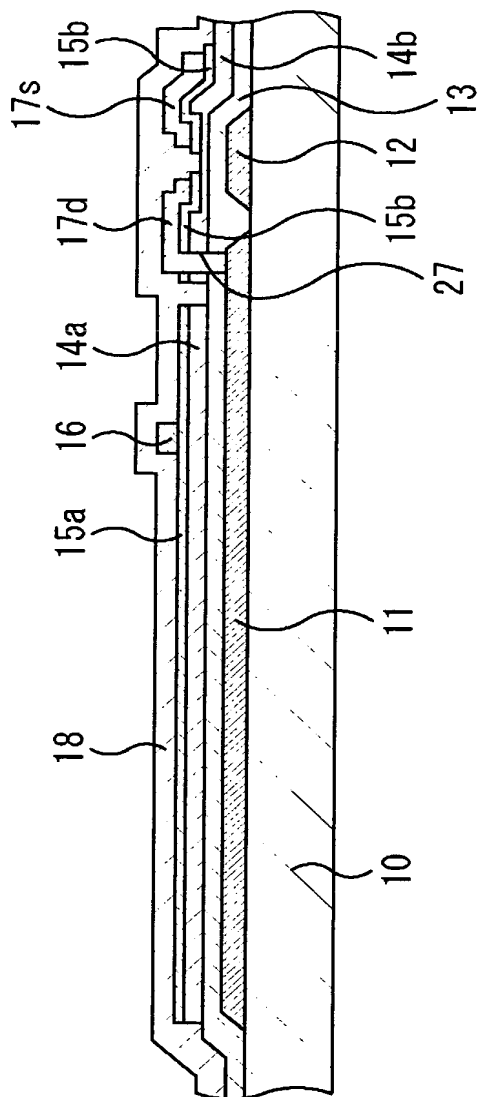
【図 4】



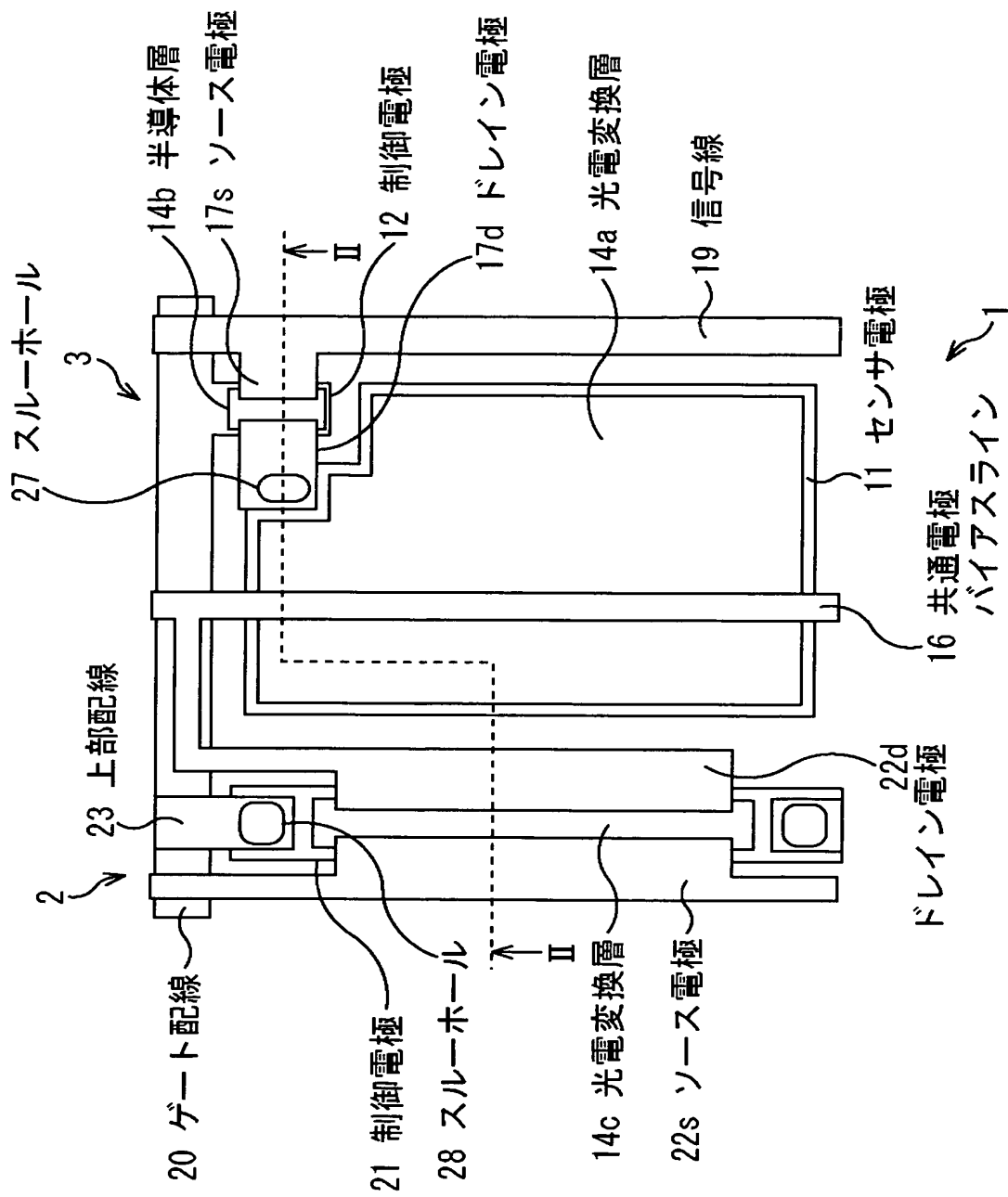
【図 5】



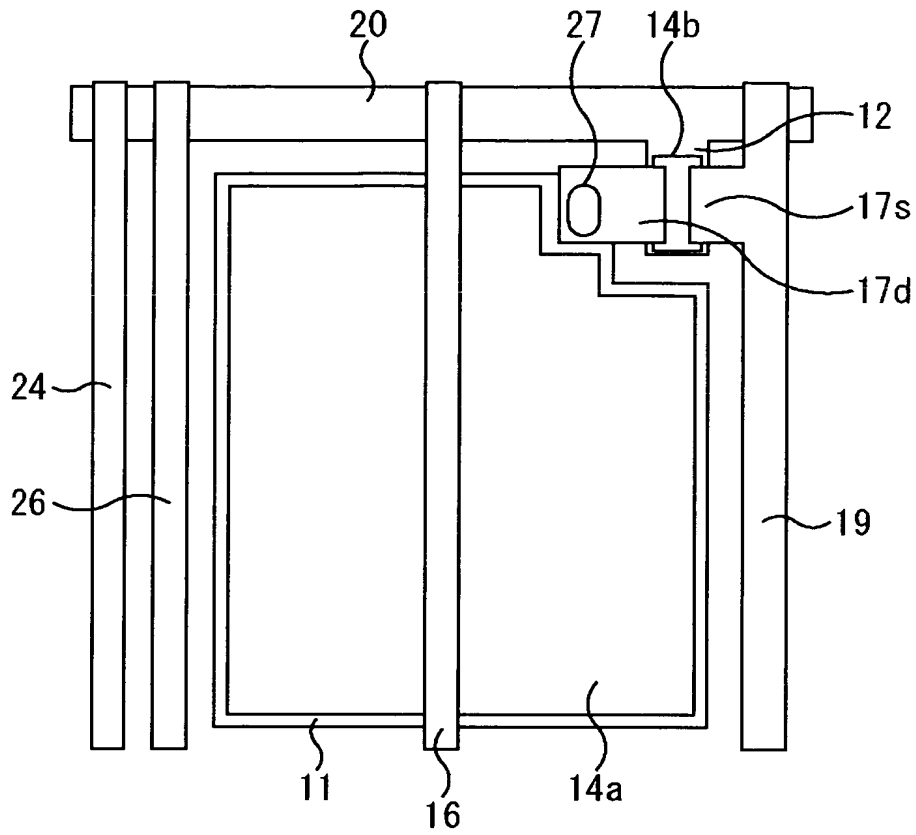
【図 6】



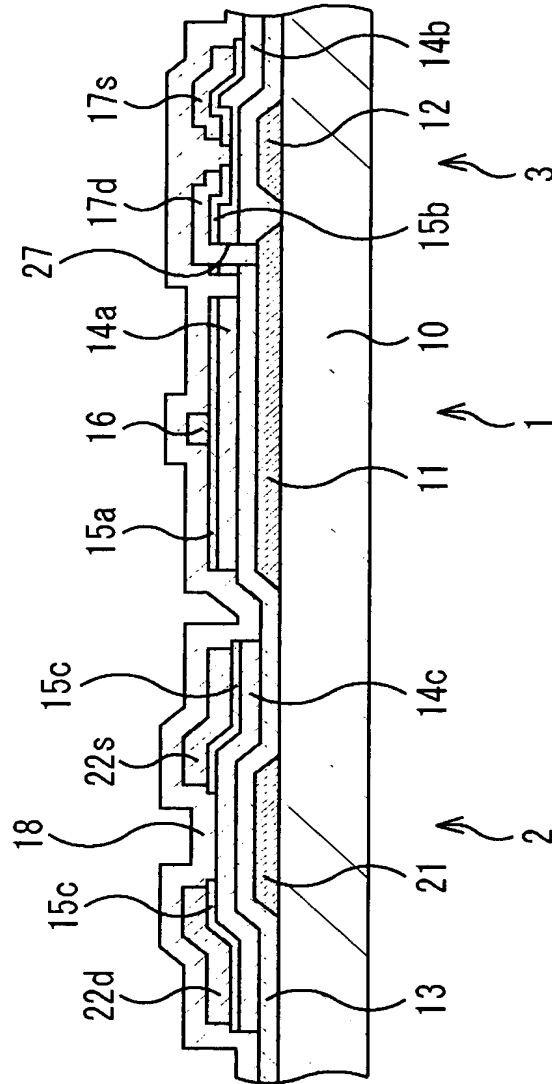
【図 7】



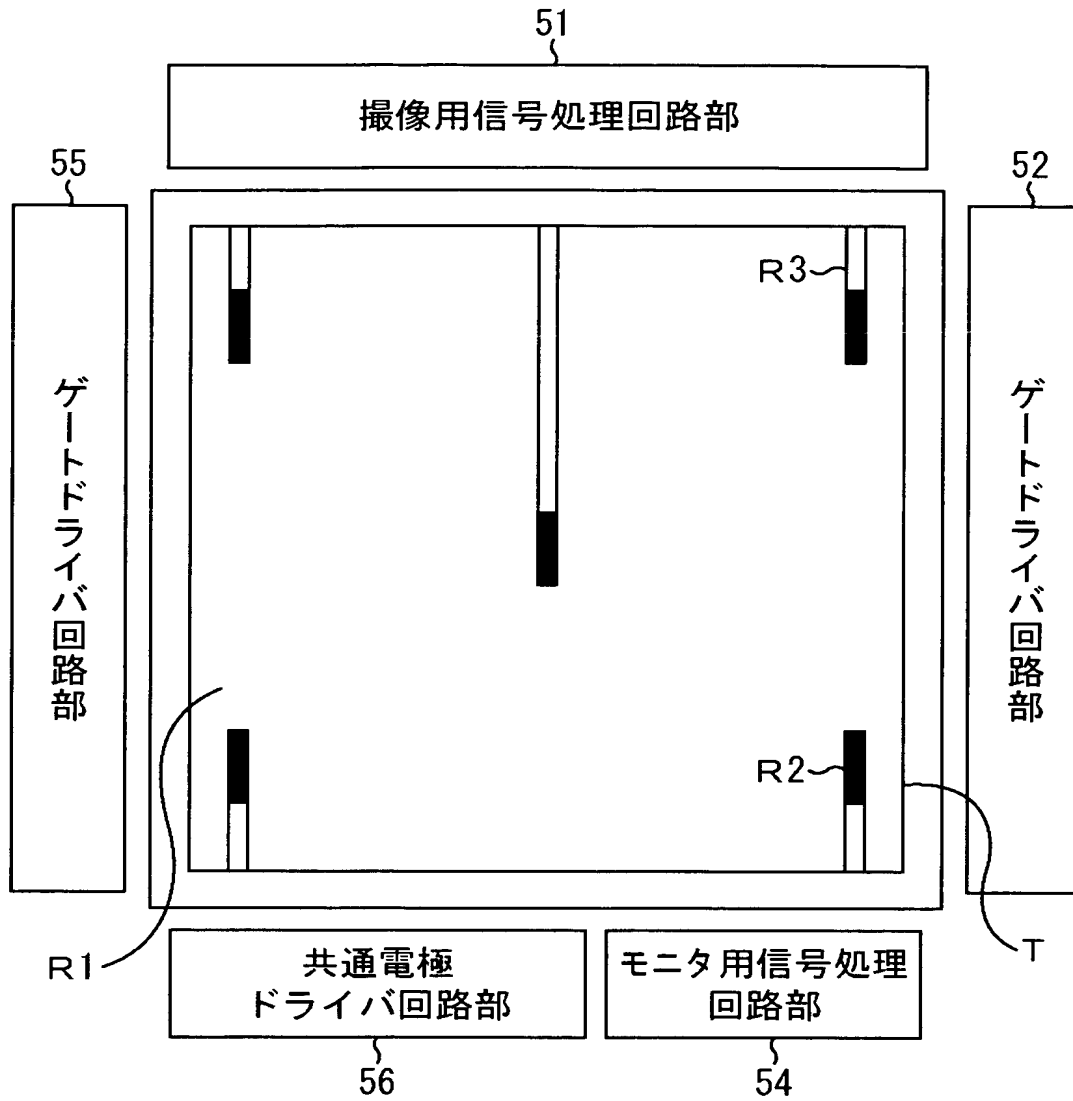
【図 8】



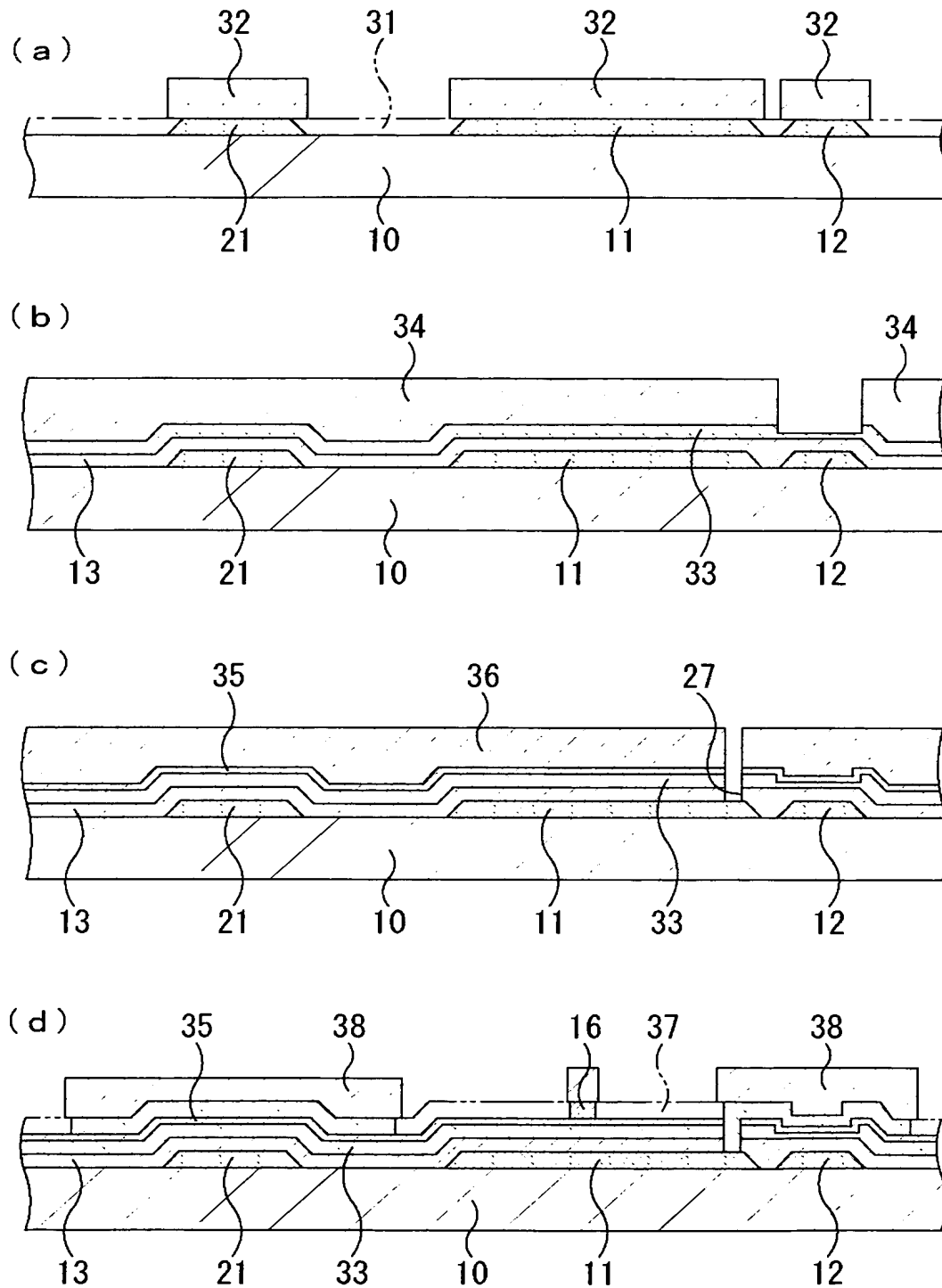
【図 9】



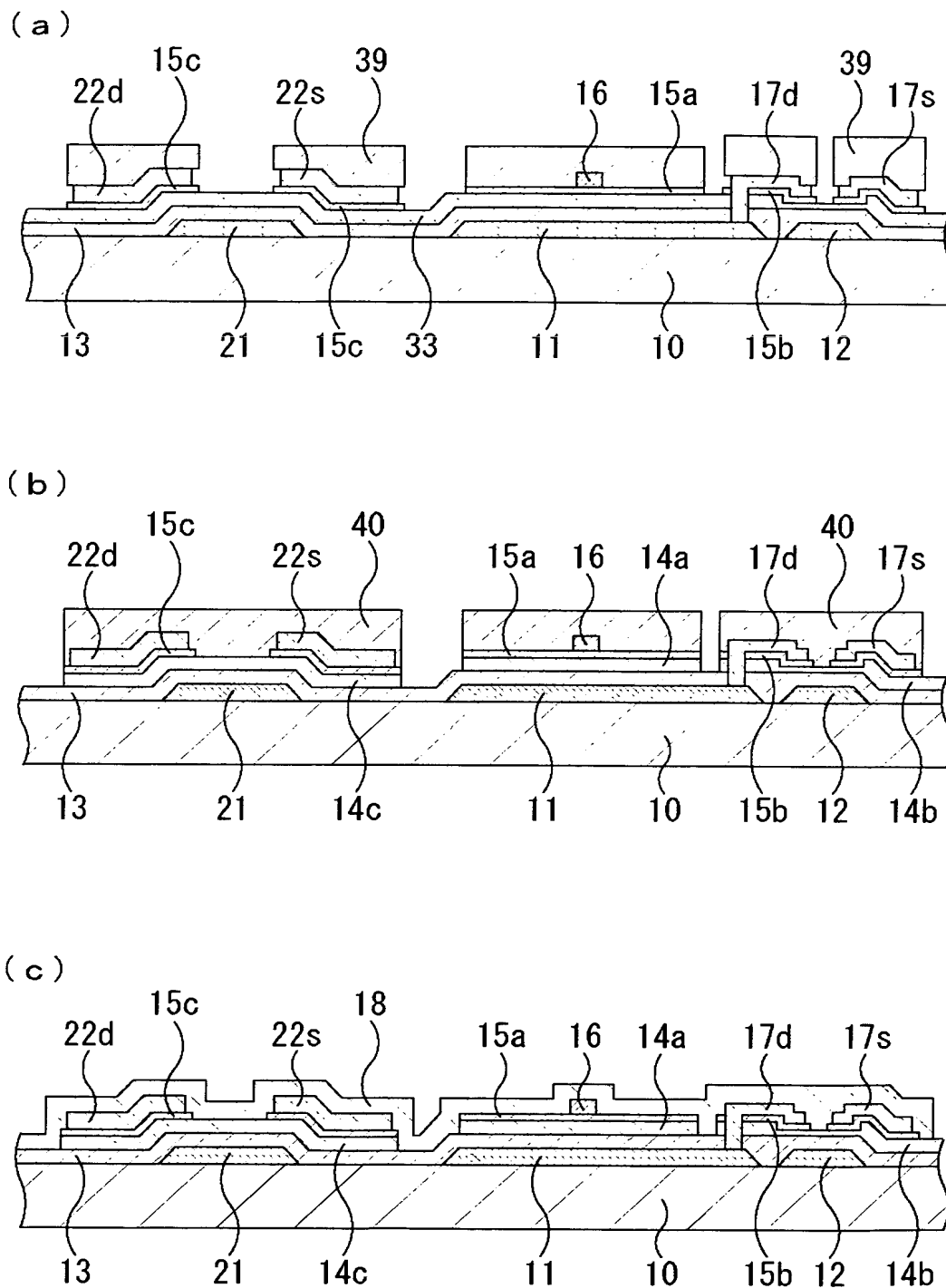
【図 10】



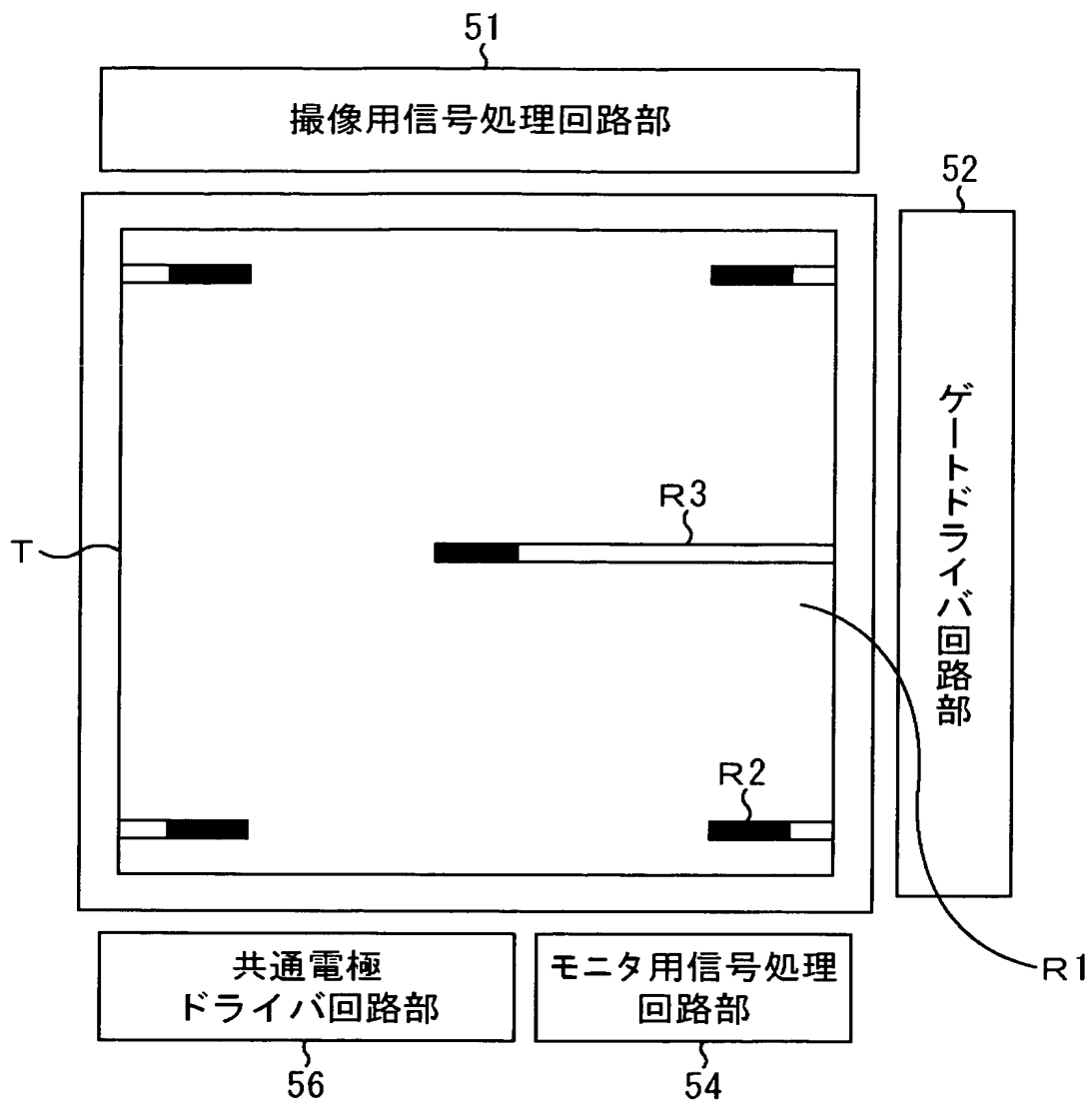
【図 11】



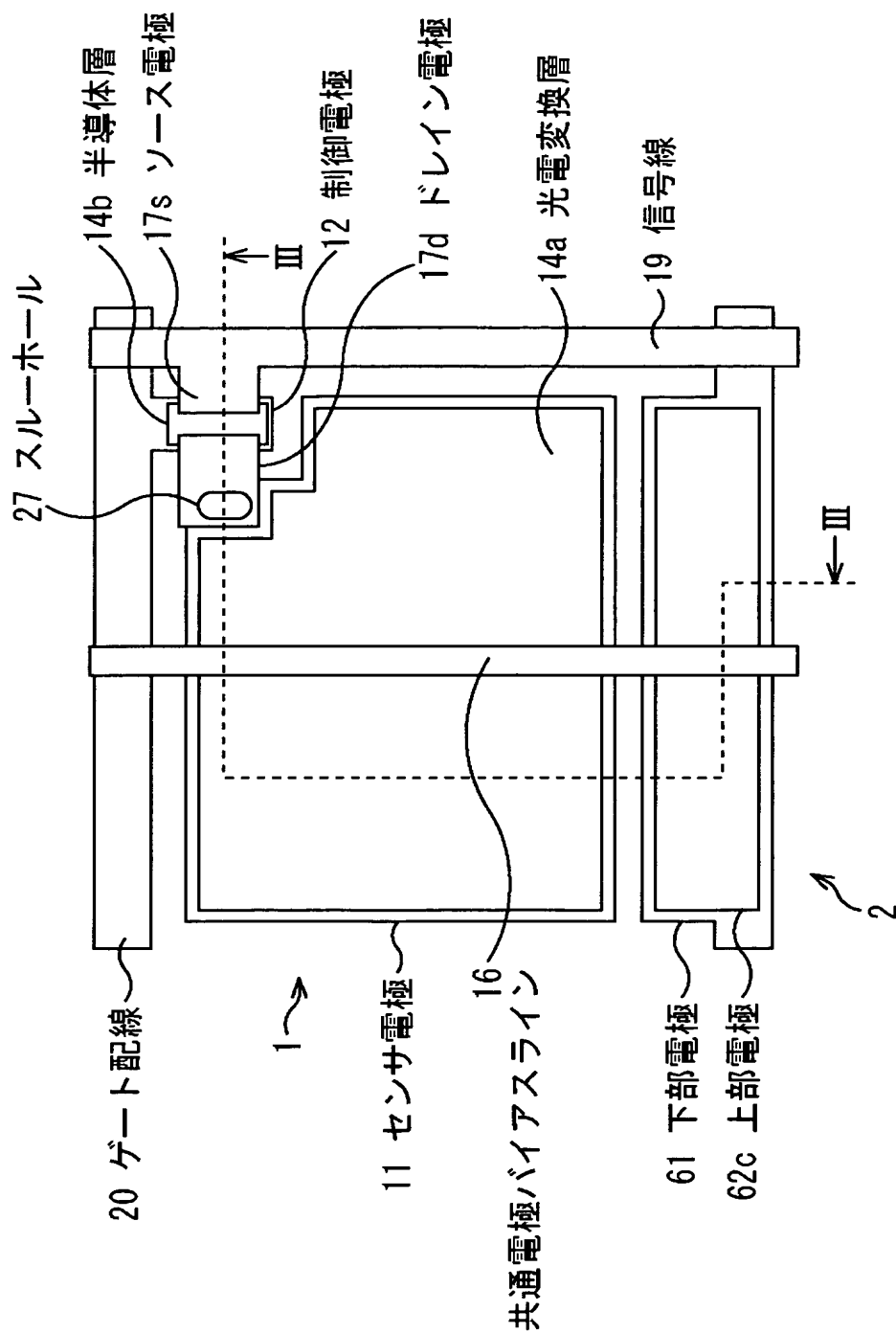
【図 12】



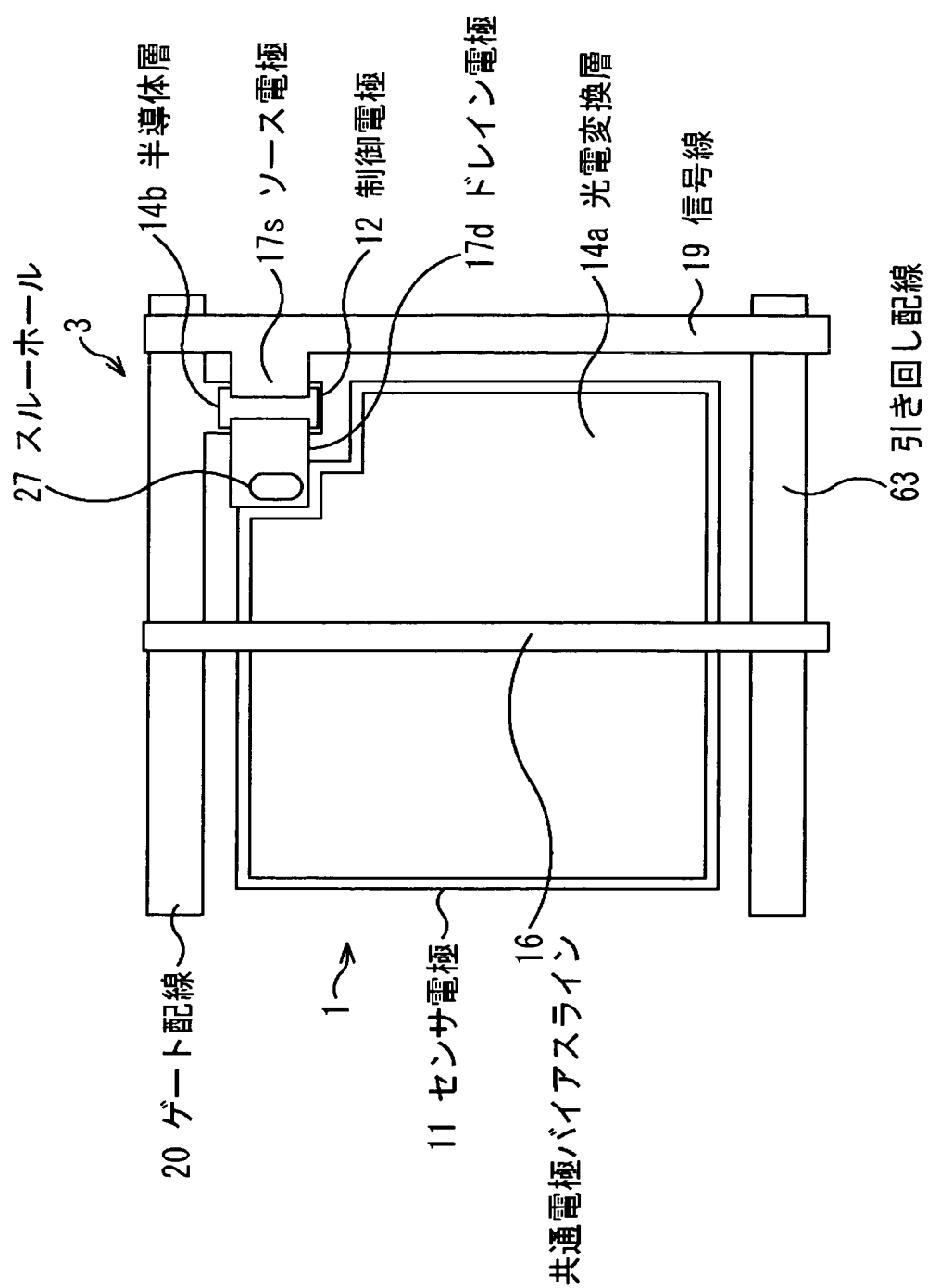
【図 13】



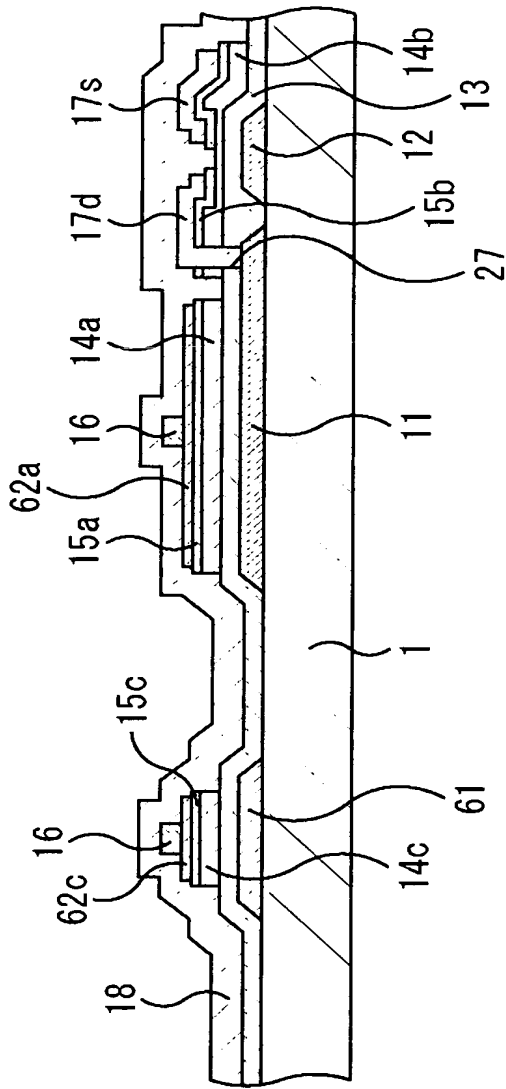
【図 14】



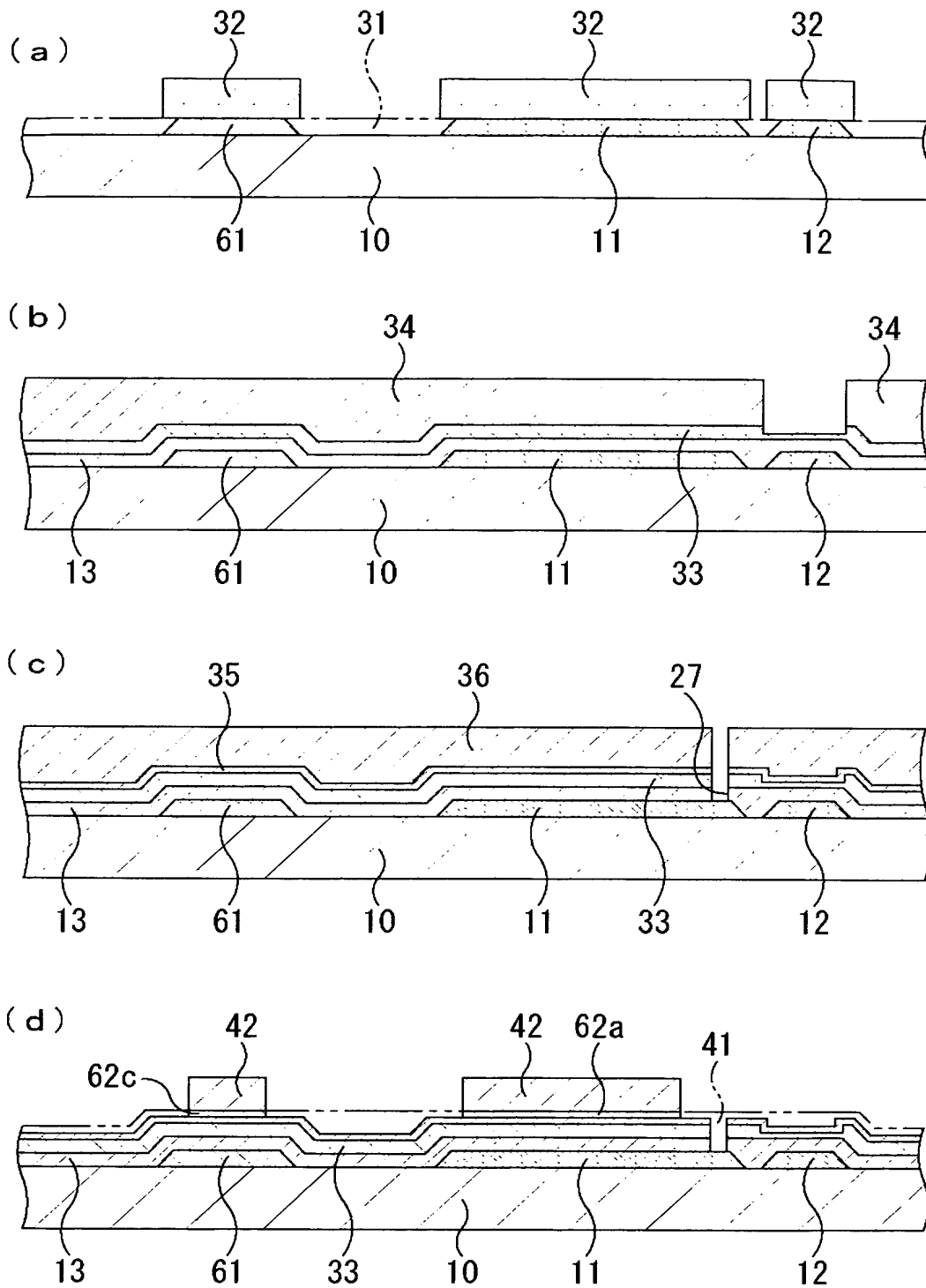
【図 15】



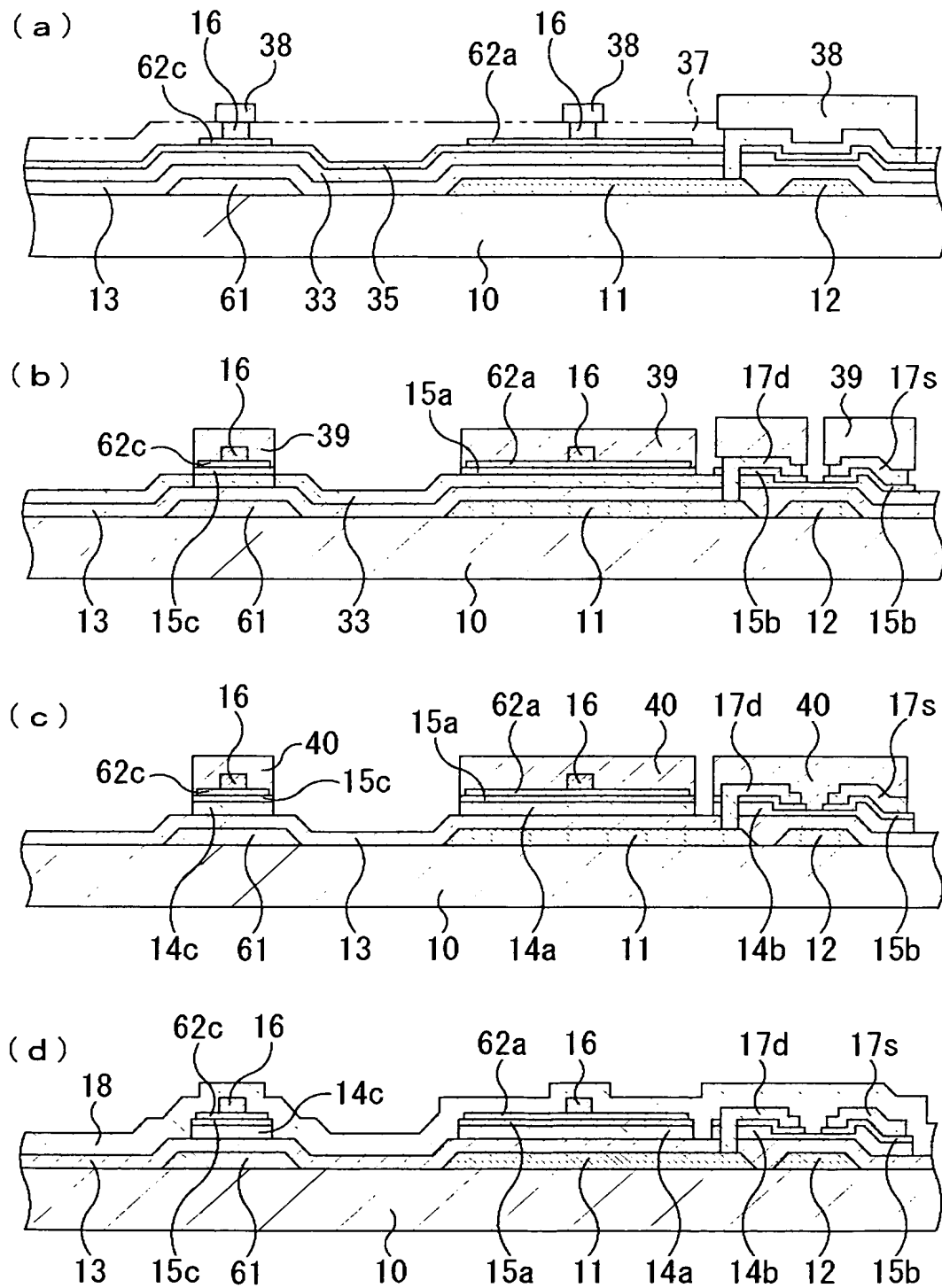
【図 16】



【図 17】



【図 18】



【書類名】 要約書

【要約】

【課題】 小型かつ軽量で、容易に持ち運びすることができる放射線撮像装置、その駆動方法及びその製造方法を提供する。

【解決手段】 放射線撮像装置内に、放射線を画像にする撮像用光電変換素子 1 と放射線量をモニタするモニタ用光電変換素子 2 の双方が配置されている。モニタ用光電変換素子 2 は T F T 型の素子で、そのドレイン電極 2 2 d は、撮像用光電変換素子 1 に接続された共通電極バイアスライン 1 6 に接続されている。従って、ドレイン電極 2 2 d 用の引き回し配線は不要であり、配置位置まで引き回す配線が削減されている。放射線量をモニタする際には、モニタ用光電変換素子 2 の制御電極には半導体層の空乏化バイアスである T F T のオフ電圧が印加されており、絶縁膜と半導体層の界面に蓄積されたホールは、共通電極バイアスラインに印加する蓄積バイアスにより撮像用光電変換素子と同時に除去される。

【選択図】 図 7

特願 2 0 0 3 - 0 1 7 8 0 6

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 1 0 0 7]

1 . 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都大田区下丸子 3 丁目 3 0 番 2 号

氏 名

キャノン株式会社